

## Rapport de Projet de Fin d'Etudes

Filière

Ingénieur Diplômé en Télécommunications

Option

Architectures des Systèmes de Télécommunications

# Définition d'une Architecture Optimale et Intégration d'un Prototype de Modem CPL

Elaboré par : M<sup>lle</sup> Imen Fakhfekh

Encadrée par : M. Adel Ghazel

M. Guljeet Gandhi

Projet réalisé en collaboration entre SUP'COM (Tunisie), Analog Devices et  
Technology and research (Indes)



Année universitaire 2000/2001

A mon papa, le plus impressionnant et le plus attentionné des pères...

A ma maman, la plus exquise et la plus ingénieuse des mères...

A mon bienveillant frère...

A mon adorable Karim...

A tous mes amis qui m'ont réchauffés le cœur  
par leurs e-mails lors de mon séjour en Indes:  
Hamadi, Sawssen, alfa, Adel , Asma, Fatma,  
Makrem, Maroua...

# Avant-propos

---

Le travail présenté dans ce rapport a été réalisé dans le cadre de notre projet de fin d'études du cycle d'Ingénieur en Télécommunications à l'Ecole Supérieure des Communications de Tunis (SUP'COM). Ce projet, a été mené en collaboration entre SUP'COM et la société "Analog Devices", qui fabrique les circuits intégrés à haute performance pour des applications de traitement du signal d'une part, et la société indienne de conception et développement électronique "Technology and research" d'autre part.

Au terme de ce travail nous tenons à remercier en particulier:

Monsieur Adel Ghazel, Maître-assistant en Télécommunications et Directeur du Département Electronique, Physique et Propagation à SUP'COM, pour son encadrement, sa patience et sa générosité à nous faire profiter de ses compétences scientifiques et son expérience.

Monsieur Guljeet Gandhi, Directeur Général de la société "Technology and research", pour son encadrement, l'aide précieuse qu'il nous a apporté pour mener à bien ce projet et surtout son attention et son soucis de nos conditions de vie en Inde.

Monsieur Mikheal Haidar, Directeur Général de "Analog Devices' Software and Systems Technology Division", qui a adopté l'idée de notre projet et nous a apporté toute l'aide matérielle nécessaire à la bonne conduite de notre projet.

Monsieur T. V .B. Subrahmanyam, Directeur de "Analog Devices Sale India", qui nous a apporté son aide et son expérience pour l'évaluation économique et la faisabilité industrielle de chacune des solutions trouvées.

Nous tenons aussi à remercier profondément le staff technique et administratif de "Technology and Research" pour leur amabilité, en particulier les techniciens Anent et

Hadok qui étaient très patients avec nous, et qui nous ont beaucoup aidé dans la réalisation et la saisie de nos prototypes.

Nous tenons aussi à exprimer notre gratitude envers le personnel administratif et enseignant de SUP'COM pour leur contribution primordiale à notre formation d'ingénieur.

# Sommaire

AVANT -PROPOS	
INTRODUCTION GÉNÉRALE	
CHAPITRE 1: CONFIGURATION D'UN MODEM CPL	9
I-1- INTRODUCTION	9
I-2- PRINCIPE ET APPLICATIONS DE LA TECHNIQUE CPL	9
I-2-1- PRINCIPE	9
I-2-2- APPLICATIONS	10
I-2-3- QUELQUES MOUVEMENTS INTERNATIONAUX PORTANT SUR LES CPL	12
I-3- CONTRAINTES DE TRANSMISSION SUR LA LIGNE D'ENERGIE	14
I-3-1-LE BRUIT	15
I-3-2- L'ATTÉNUATION	16
I-3-3- LA DISCONTINUITÉ	18
I-4- PRESENTATION DE L'APPLICATION DE TRANSMISSION	18
I-4-1- DESCRIPTION DE L'APPLICATION	18
I-4-2- SPÉCIFICATIONS DE L'APPLICATION	19
I-5- ETUDE DES SOLUTIONS COMMERCIALES EXISTANTES	20
I-6- STRUCTURE DU MODEM CONÇU	21
I-6-1- 1ÈRE SOLUTION ARCHITECTURALE	21
I-6-2- 3ÈME SOLUTION ARCHITECTURALE	22
I-6-3- 4EME SOLUTION ARCHITECTURALE	23
I- 7- CONCLUSION	24
CHAPITRE II: CONCEPTION DE L'INTERFACE CPL	25
II-1- INTRODUCTION	25
II-2- DEFINITION DE L'ARCHITECTURE GENERALE	25
II-2-1- SCHÉMA BLOC	25
II-2-2- DÉMARCHE D'ÉTUDE ET DE CONCEPTION	26
II-2-3- ANALYSE DES TECHNIQUES DE MODULATION NUMÉRIQUES	27

II-3- ETAGE D'ALIMENTATION, PROTECTION ET COUPLAGE	28
II-3-1- PRINCIPE	28
II-3-2- CHOIX CONCEPTUELS	29
II-3-3- DIMENSIONNEMENT DU TRANSFORMATEUR DE COUPLAGE	30
II-4- ETAGE DE FILTRAGE ET D'AMPLIFICATION	32
II-4-1- ETAGE DE FILTRAGE	32
II-4-2- ETAGE D'AMPLIFICATION DE PUISSANCE	34
II-5- ET AGE DE MODULATION	34
II-5-1- CHOIX DE LA MODULATION FSK	35
II-5-2- LE CHOIX DES FRÉQUENCES PORTEUSES	35
II-5-3- PRINCIPE DES PLL	36
II-5-4- ETAPES DE LA CONCEPTION DE NOTRE MODULATEUR	40
II-6- ETAGE DE DEMODULATION	42
II-6-1- ETAPES DE CONCEPTION DE NOTRE DÉMODULATEUR	42
II-3- CONCLUSION	43
CHAPITRE III: RÉSULTATS DES TESTS EXPÉRIMENTAUX	
III-1- INTRODUCTION	45
III-1- TESTS DU MODULATEUR	46
III-1-1- FREE-RUNNING FREQUENCY :	46
III-1-2- MODULATION DU BIT «1»	46
III-1-3- MODULATION DU BIT «0»	47
III-1-4- LE SIGNAL MODULÉ	48
III-2- TESTS DES FILTRES D'EMISSION ET DE RECEPTION	48
III-3 TESTS DE L'AMPLIFICATEUR DE PUISSANCE	49
III-4- TESTS DU TRANSFORMATEUR DE COUPLAGE	49
III- 5- TESTS DU DEMODULATEUR	50
III-7- TESTS SUR LA LIGNE D'ENERGIE	51
III-8- CONCLUSION	52
CONCLUSION GÉNÉRALE	
BIBLIOGRAPHIE	

## Table des Figures

FIGURE I-1 : EXEMPLE D'UTILISATION DE LA TECHNIQUE CPL.	11
FIGURE I.2 : SCHÉMA ÉQUIVALENT D'UNE LIGNE D'ÉNERGIE.	15
FIGURE I.3 : L'ALLURE DU BRUIT SUR LA LIGNE D'ÉNERGIE DANS LE DOMAINE TEMPOREL.	16
FIGURE I.4: SCHÉMA DE PRINCIPE DE LA LIAISON POUR LA TÉLÉ RELÈVE.	19
FIGURE I.5 : ARCHITECTURE DE LA 1ERE SOLUTION.	21
FIGURE I.6 : ARCHITECTURE DE LA 2EME SOLUTION	22
FIGURE I.7: ARCHITECTURE DE LA 3EME SOLUTION	23
FIGURE I.8 : ARCHITECTURE DE LA 4EME SOLUTION	23
FIGURE II.1 : SCHÉMA BLOC DE NOTRE INTERFACE CPL	25
FIGURE II.2 : TEB POUR LES MODULATIONS FSK, PSK ET DPSK.	27
FIGURE II.3 : BLOC DE PROTECTION ET DE COUPLAGE.	30
FIGURE II.4 : PARAMÈTRES DE DIMENSIONNEMENT DU CIRCUIT MAGNÉTIQUE DU TRANSFORMATEUR DE COUPLAGE	31
FIGURE II.5 : DISPOSITION DES ENROULEMENTS D'UN TRANSFORMATEUR	31
FIGURE II.6 : GABARIT D'UN FILTRE.	32
FIGURE II.7 : SCHÉMA DU FILTRE CONÇU	33
FIGURE II.8 : STRUCTURE DE L'AMPLIFICATEUR DE PUISSANCE UTILISÉ.	34
FIGURE II.9 : SCHÉMA DE PRINCIPE D'UNE PLL.	36
FIGURE II.10 : SCHÉMA DE PRINCIPE DU DÉTECTEUR DE PHASE XOR.	38
FIGURE II.11 : SCHÉMA DE PRINCIPE DU DÉTECTEUR EDGE-TRIGGERED	38
FIGURE II.12 : SCHÉMA DE PRINCIPE DE LA 2EME SOLUTION DE NOTRE MODULATEUR	41
FIGURE II.13 : LE GÉNÉRATEUR DE SIGNAL CARRÉ UTILISÉ POUR LA MISE EN FORME.	43
FIGURE III.1 : MONTAGE DE TEST DES BLOCS DE L'INTERFACE CPL	45
FIGURE III.2 : VISUALISATION DE LA «FREE-RUNNING FREQUENCY»	46
FIGURE III.3 : VISUALISATION DE $F_{1''}$	47
FIGURE III.4 : VISUALISATION DE $F_{0''}$	47
FIGURE III.5 : SIGNAL MODULÉ EN FRÉQUENCE	48
FIGURE III.6 : SIGNAUX À L'ENTRÉE ET À LA SORTIE DES FILTRES	48
FIGURE III.7 : SIGNAUX À L'ENTRÉE ET À LA SORTIE DE L'AMPLIFICATEUR DE PUISSANCE.	49
FIGURE III.8 : SIGNAUX À L'ENTRÉE ET À LA SORTIE DU BLOC DE PROTECTION ET COULAGE. 50	
FIGURE III.9: SIGNAUX À L'ENTRÉE ET À LA SORTIE DU DÉ MODULATEUR	50
FIGURE III.10 : SIGNAUX DÉMODULÉS AVANT ET APRÈS LA MISE EN FORME.	51
FIGURE III.11 : LE SIGNAL INFORMATION À L'ENTRÉE DE L'INTERFACE, PUIS APRÈS DÉMODULATION	51

# Introduction générale

---

Depuis des décennies, la transmission de données dans son sens large, incluant données de signalisation, télémétrie, etc. a été développée en utilisant comme support de transmission des lignes spécialisées majoritairement liées au réseau téléphonique, qui malgré son développement actuel, reste encore partiellement déployé. C'est ce qui a amené les différents opérateurs à considérer un réseau beaucoup plus important qui est le réseau de distribution électrique.

La question principale était de savoir si des lignes dont la première fonction est de transporter et distribuer de l'énergie électrique pouvaient également acheminer, de façon fiable, des informations à bas ou moyen débit (quelques centaines ou milliers de bits par secondes), pour les besoins spécifiques du distributeur (télémétrie, télé relève, télécommande, télémaintenance...) et ceux du client (transmission de données, commande de certains appareils électroménager...).

Au début, certains opérateurs ont fait usage de techniques, dites à Courants Porteurs de Ligne (CPL), c'est-à-dire utilisant le réseau d'énergie comme support de transmission, mais seulement de façon unidirectionnelle.

La normalisation de l'utilisation des CPL, a donné lieu à un véritable engouement pour cette nouvelle technologie qui a donné naissance à un nouveau marché lucratif.

Pourtant, il subsiste de nombreux défis: certains déjà à l'étude, comme par exemple, au niveau de la couche physique, le support est fortement bruité et difficilement modélisable dans le temps et dans l'espace; et, au niveau juridique, l'énergie et les transmissions de données ne dépendent pas des même organismes. D'autres qui sont imprévus et concernent la programmation des équipements communicants (ordinateurs, grille-pain, machines à

laver, etc.) mais qui permettront à terme une très nette amélioration de la vie quotidienne des ménages.

Néanmoins, des applications et des circuits intégrés commencent d'ores et déjà à voir le jour. Du côté de la distribution d'énergie, de nombreuses expériences satisfaisantes ont été effectuées en Europe et aux Etats-Unis. En effet, elles ont permis de faire avancer les études vers des solutions de plus en plus fiables.

Les applications étaient d'abord une aide à la gestion et à la facturation de la clientèle courante, ensuite des services proposés au consommateur ont été développés, en particulier l'optimisation de l'utilisation de l'énergie et du fonctionnement des appareils électriques, et enfin une aide à la planification et à l'exploitation des réseaux. En domotique, il fallait noter l'arrivée de système permettant de commander par courants porteurs divers appareils électriques, soit via un récepteur spécial placé entre la prise du réseau électrique et l'appareil à commander, soit à partir d'une console amovible.

Toutes ces applications ont été conçues en utilisant la technique des CPL, qui consiste à superposer un signal à haute fréquence de faible énergie (des données de signalisation, voix, Internet, vidéo) au courant électrique de 50 Hz.

En pratique, le courant électrique se révèle toutefois être un voisin difficile. Le signal passe difficilement sur de longues distances. A la différence du câble coaxial, le réseau électrique est insuffisamment isolé contre toute sorte de "bruit" électronique. En effet, La mise en service d'un autre appareil électrique provoque lui même des interférences sur le réseau. Ces difficultés semblent suffisamment sous contrôle pour quelques constructeurs pour qu'ils puissent se lancer dans une production industrielle des différents composants d'un réseau CPL. D'autant plus que le développement vertigineux des circuits intégrés (microcontrôleurs, DSP), ces dernières années, permet de plus en plus la réalisation de systèmes puissants au niveau programmation, traitements en temps réel et autres performances, pour des coûts tout à fait raisonnables.

En outre, une connexion à travers le réseau de distribution d'énergie offre certains avantages intéressants par rapport au réseau téléphonique classique. Il s'agit, d'une part, d'une liaison permanente, facturée selon le principe du prix unique ou "flat rate" et d'autre

part, les CPL permettent une bande passante importante: comparée à une ligne ISDN de 64 KB/s, la prise électrique offre aujourd'hui avec 2 MB/s un débit 32 fois plus important.

Notre projet se situe dans ce cadre là, il s'agit de concevoir, étudier, réaliser et valider une interface modem pour la technologie CPL, dans la bande fixée par le CENELEC (Comité Européen de Normalisation en ÉLECtronique et en électrotechnique), à savoir, de 98 à 148.5kHz. Cette interface sera réalisée en technologie multicouches, avec des circuits intégrés CMOS. Le modem final sera principalement utilisé avec un appareil de relève des compteurs d'énergie, le Power Meter, produit par Analog Devices India, pour la transmission des données relatives à la consommation électrique des usagers.

Notre rapport se composera de trois parties:

Dans la première partie, nous présenterons les modems CPL: configuration, principe de base et applications des CPL. Nous exposerons les contraintes de transmission sur les lignes d'énergie et les solutions commerciales existantes.

Dans la deuxième partie, nous détaillerons la conception de notre interface modem CPL et nous présenterons les particularités de chaque étage.

Enfin, nous donnerons, dans la troisième partie, les résultats expérimentaux des mesures effectuées au niveau des différents étages de l'interface.

## **Chapitre 1 :**

# **Configuration d'un modem CPL**

---

## **I-1- Introduction**

Dans ce 1<sup>er</sup> chapitre, nous allons vous présenter le principe et quelques applications de la technique CPL. Nous parcourrons ensuite les contraintes de transmissions sur la ligne d'énergie, avant de passer à la présentation de notre application de transmission. Bien évidemment, l'élément clé à toute cette nouvelle ouverture industrielle est le modem CPL, c'est pourquoi nous vous exposerons une brève étude des solutions commerciales existantes avant d'entrer dans les détails de la structure de notre modem, puis conclure.

## **I-2- Principe et applications de la technique CPL**

### **I-2-1- Principe**

Nous appelons Courants Porteurs de Ligne les techniques qui permettent de communiquer des informations entre Emetteur-Récepteur (Source -Détecteur) par l'intermédiaire du réseau électrique. Il s'agit donc de superposer les données à transmettre à des fréquences hautes (à partir de 90kHz) avec l'onde électrique de 50Hz.

En 1980, le système «CPL» fourni la communication à sens unique tel que la gestion de l'éclairage public, le contrôle et l'aiguillage du trafic routier.

En 1990, la technologie «CPL» a évolué afin de mieux exploiter la ligne électrique BT pour le transfert d'informations, c'est à travers ce développement que la communication bilatérale est devenue une réalité.

Aujourd'hui, l'évolution rapide de la téléinformatique et l'apparition des différents réseaux offrant des services aux utilisateurs tel que le commerce électronique, la télé médecine la recherche à travers les sites WEB (Internet ), alors la demande pour ces services est devenue énorme. Pour satisfaire les utilisateurs avec des coûts raisonnables, il est nécessaire de chercher un compromis entre le coût, la bande passante et l'immunité aux bruits entre les différentes technologies existantes.

Le recours à la technique CPL est motivé par les raisons suivantes:

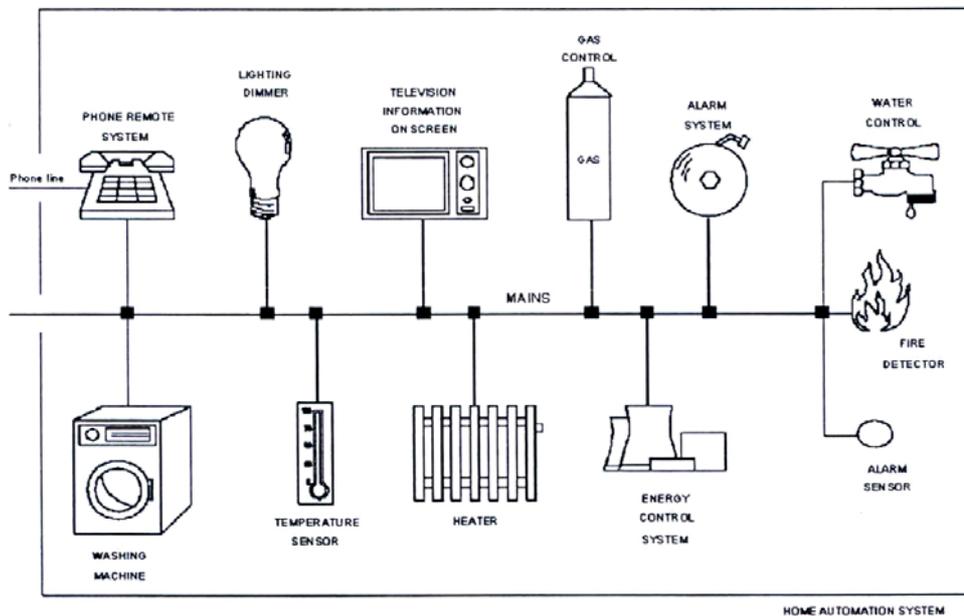
- ⇒ Disponibilité d'une connexion pour la transmission de données en chaque point de livraison d'électricité, qui n'exige aucun nouveau câblage du local.
- ⇒ Faible coût et rapidité de déploiement du réseau puisque l'infrastructure est déjà en place.
- ⇒ Grande couverture géographique.
- ⇒ Réduction de l'encombrement par l'absence d'un câblage supplémentaire.

Les industriels se rendent compte de plus en plus de l'utilité du courant porteur pour transmettre des signaux de haute qualité via une petite/moyenne grille de puissance, tel est le cas de la majorité des maisons. Ce système peut être utile pour transmettre aussi bien des données à bande étroite que des signaux audio de haute qualité [13].

## **I-2-2- Applications**

Les bébés ont sans doute la plus grande expérience des CPL .C'était au début des années 80 que sont apparus les «babyphones», permettant de surveiller un nourrisson à distance. Branchés sur deux prises électriques suffisamment proches l'une de l'autre, les deux appareils communiquaient à travers le cuivre du réseau électrique [1].

La technique CPL est tellement simple à mettre en œuvre et à des coûts tellement tentants que nous pouvons nous permettre de laisser libre cours à notre imagination en étant certain que c'est réalisable...



*Figure 1-1 : Exemple d'utilisation de la technique CPL.*

Nous pouvons, par exemple, mettre en œuvre le scénario illustré par la figure 1-1, où différents appareils, capteurs, interface téléphonique, écran TV... etc, sont connectés à travers la ligne d'énergie via un modem CPL. Donc, si par malheur, il y a un feu dans cette maison automatisée, le détecteur de fumée enverra un message d'avertissement via la ligne d'énergie. Ce message se verra pris en charge par le contrôleur de gaz qui coupera immédiatement l'arrivée de gaz par un système d'alarme qui pourrait alerter n'importe qui dans la maison, et, par la même occasion, il pourrait aviser les pompiers à travers l'interface téléphonique. L'interface téléphonique permettra aussi au propriétaire de la maison de donner des instructions de l'extérieur aux différents appareils. Il pourrait, par exemple, donner l'ordre au climatiseur de refroidir certaines chambres à un temps spécifié.

Et puis, si nous avons une limite de consommation d'énergie, les différents appareils électriques peuvent négocier la demande en puissance à travers un système de contrôle

d'énergie. Par exemple, une machine à laver peut se mettre d'accord avec le système de chauffage quant est ce qu'elle pourrait commencer son cycle pour éviter un pic brusque et non souhaitable de demande en puissance [2].

Ou bien, plus simplement, nous pouvons imaginer une télécommande FM pour diffuser des signaux audio dans la maison. Ou bien, un réseau à l'intérieur d'une maison peut utiliser le courant porteur comme un support de données à bande étroite pour contrôler des dispositifs électroniques où le coût d'utiliser un câble Ethernet pourrait être injustifié.

Nous avons aussi trouvé sur Internet des applications assez originales des CPL : En effet, une entreprise spécialisée dans la conception et la fabrication des appareils de conservation des fruits, des légumes et autres produits alimentaires, la Besseling Agri-Technic (BAT) commercialise des équipements de surveillance et de commande de la qualité de stockage des aliments par la technique des CPL. Entre autres, elle a mis au point un appareil permettant de mesurer le niveau d'oxygène dans la chambre froide, de commander un générateur d'azote pour injecter la dose d'azote nécessaire pour faire baisser le niveau d'oxygène et donc freiner la respiration (le vieillissement) des fruits ou des légumes au début et pendant la conservation [3].

Actuellement, la technologie des CPL est utilisée pour de nombreuses applications telles que la télé relève des compteurs, la télégestion des clients et des réseaux de distribution. Elle permet aussi d'offrir différents services avec de faible coût et une bonne qualité. Cependant cette technique trouve rapidement des limitations dès qu'on cherche à augmenter le débit ou à augmenter la portée. Ceci est dû aux contraintes de la transmission sur la ligne d'énergie qui ne sont pas encore maîtrisées.

### **I-2-3- Quelques mouvements internationaux portant sur les CPL**

La technologie des CPL a vite envahi le domaine industriel sur une échelle mondiale. Et pour encadrer correctement le progrès des CPL, il y a eu mise en place de réglementations mondiales contrôlant ce domaine, ainsi que l'écllosion de mouvements de collaboration technologique entre des industriels internationaux [4].

### **I-2-3-1- Mouvements de collaboration technologiques des CPL**

.En Europe: Nous voyons récemment PIC Forum ou encore IPCF (International Powerline Communication Forum) qui s'occupe de Access Network. Ce Forum est principalement conduit par des compagnies de communication comme Siemens, ASCOM, Northern Telecom, Alcatel... etc. et des compagnies de distribution d'électricité allemandes et anglaises.

.Aux Etats-Unis :13 compagnies de communication comme Intellon, 3Com, Cisco ont établi la société HomePlug Alliance. HomePlug s'occupe de Home Network.

L'association CABA (North America Home & Building Automation Association) organise le forum relatif à la standardisation.

.En Corée: Il y a eu création de PLC forum Korea, dirigée par l'institut électrique, l'association de standardisation coréenne, le ministère des ressources industrielles et quelques entreprises. De plus, ils vont agrandir le Forum à quelques pays d'Asie comme le Japon, l'Asie du sud-est, etc.

### **I-2-3-2- Réglementation mondiale sur la transmission électrique**

.FCC (Federal Communications Commission's Rule) : qui s'intéresse aux ondes de fréquences au-dessous de 490kHz.

.CENELEC (Europe) : qui s'intéresse aux ondes de fréquences entre 3kHz et 148.5kHz avec un niveau de transmission de 631 m V. La norme que nous avons considérée dans notre application est la EN 50065-1, publiée par le CENELEC en 1991 et portant sur les fréquences entre 98kHz et 148.5kHz, dont le niveau est inférieur à 116dB $\mu$ V.

.Au Japon: il y a eu, mise en place d'une réglementation sur les ondes de fréquences au-dessous de 450kHz avec un niveau de puissance au-dessous de 10mW.

.North American Regulation: qui s'intéresse aux ondes de fréquences entre 9kHz et 450kHz et dont le niveau de transmission est 316m V, dont le niveau est inférieur à 110dB $\mu$ V.

.En Corée: il y a eu création d'une réglementation concernant les ondes dont les fréquences sont entre 10kHz et 450kHz et le niveau de puissance est au-dessous de 10W.

### I-2-3-3- Les parts du marché international des CPL

Domaine d'intérêt	Les parts du marché
Home Networking	<ul style="list-style-type: none"> <li>• Marché américain : Six cent millions de dollars (en l'an 2000), un milliard quatre cent millions de dollars (estimation pour l'an 2002).</li> <li>• Marché mondial : Plus de 3fois que la marche américain.</li> </ul>
Access Networking	<ul style="list-style-type: none"> <li>• Marché allemand : Quatre milliards de dollars (en l'an 2000).</li> <li>• Marché américain : à peu près six millions de dollars (en l'an 2000).</li> </ul>
Services supplémentaire sur le fil électrique (la domotique)	<ul style="list-style-type: none"> <li>• Marché coréen : Trente millions de dollars (sur 80000 ménages en l'an 2000).</li> <li>• Marché mondial : Un milliard de dollars (plus de trente fois que le marché coréen).</li> </ul>

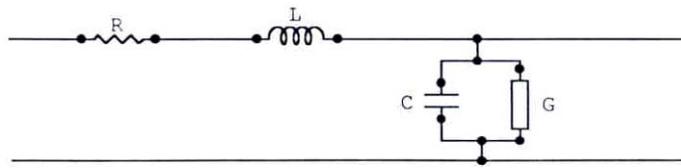
*Table I-1 : Les parts du marché des CPL.*

### I-3- Contraintes de transmission sur la ligne d'énergie

En ce qui nous concerne, c'est uniquement la partie basse tension du réseau d'énergie qui nous intéresse. Donc nous ne parlerons que du réseau Basse Tension.

En effet, le réseau BT est un milieu hostile à la propagation des signaux hautes fréquences. Il présente plusieurs contraintes de propagation, à savoir, le bruit, l'atténuation, la discontinuité et la synchronisation.

Le schéma équivalent d'une ligne d'énergie est donné par la figure I.2



*Figure I.2 : Schéma équivalent d'une ligne d'énergie.*

### **I-3-1-Le bruit**

En télécommunication, nous appelons bruit tout signal «nuisible» se superposant au signal utile dans un processus de transmission ou de traitement d'information.

L'origine du bruit que nous rencontrons dans la ligne d'énergie peut être de natures diverses (dispositifs électroniques, machines électriques, convertisseurs statiques...)

L'influence de certains bruits peut être réduite ou même complètement éliminée par une conception de systèmes de filtrage, de minimisation des effets de CEM. Mais il y en a d'autres dont il n'est pas possible de s'affranchir totalement, et dont l'existence constitue une limite fondamentale aux performances des systèmes. Parmi ceux ci le «bruit thermique » des résistances occupe sans doute une place prépondérante [5].

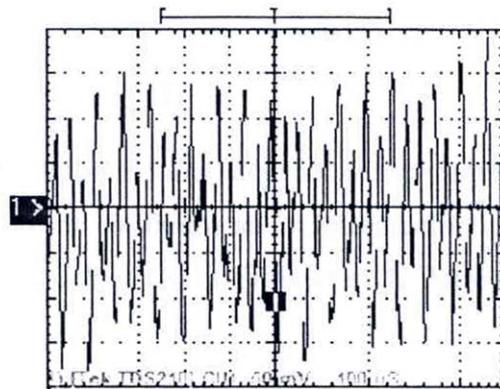
Nous classerons les bruits comme suit:

⇒ Les singularités temporelles: Elles ont pour origine les différents types de commutation des charges inductives connectées à la ligne d'énergie (ouverture d'un interrupteur, transformateur à vide, moteurs électriques). Ce bruit se distingue par le fait qu'il n'est pas continu et qu'il est constitué d'impulsions de courte durée et de grandes amplitudes. Les impulsions générées provoquent en général des erreurs à la réception. Les propriétés importantes de ce bruit sont:

- L'amplitude
- La largeur de sa bande de fréquences
- La périodicité des impulsions.

- ⇒ Le bruit de fond: Ce bruit est un mélange de plusieurs bruits tel que le bruit thermique, bruit de grenaille et bruit induit.
- ⇒ Les singularités spectrales: Ce bruit est principalement engendré par les convertisseurs (onduleurs, redresseurs,...) qui génèrent des harmoniques dont l'amplitude maximale est caractérisée par une forte puissance et une bande étroite. En général, ce bruit ne se présente pas tout le temps, c'est un phénomène aléatoire qui affecte les hautes fréquences, le niveau de ce bruit est de l'ordre de -70dB.

La figure I.3 illustre l'allure du bruit sur la ligne d'énergie dans le domaine temporel.



*Figure I.3 : L'allure du bruit sur la ligne d'énergie dans le domaine temporel.*

### **I-3-2- L'atténuation**

Le canal de transmission peut encore être le siège d'autres phénomènes qui limitent la capacité, à savoir, l'atténuation ou l'affaiblissement qui ont pour effet de réduire l'amplitude du signal. - L'atténuation dépend des caractéristiques de la ligne d'énergie (équation eq.3) et de la désadaptation entre les impédances terminales (constituées par les charges client et les transformateurs d'une part et l'impédance caractéristique de la canalisation d'autre part (équation eq.2).

L'impédance caractéristique de la ligne est donnée par

$$Z_c = \sqrt{\frac{R + jL\omega}{G + jC\omega}} \quad (\text{eq.1})$$

La constante de propagation étant (eq.2)  $\gamma = \sqrt{(R + jL\omega)(G + jC\omega)} = \alpha + j\beta$  Eq.2

L'atténuation introduite par la ligne pourrait être calculée comme suit:

$$\alpha = \frac{1}{2} \frac{2RG + j\omega(RC + LG)}{[(R + jL\omega)(G + jC\omega)]^2} \quad \text{Eq.3}$$

R : résistance linéique de ligne d'énergie

C : capacité linéique entre les deux fils de la ligne

L : inductance linéique de la ligne

G : perditance linéique de la ligne

Nous remarquons que l'affaiblissement dépend des paramètres primaires de la ligne d'énergie (R, L, C, G) et de la fréquence. L'atténuation globale (A) est causée par l'atténuation du circuit de couplage ( $A_1$ ) (filtrage) et de l'atténuation de la ligne d'énergie ( $A_2$ ).

Cette atténuation est exprimée comme suit:  $A = A_1 + A_2$

➤ Si la distance entre le générateur et le récepteur est  $d = 0$ , alors

$$A_1 = 10 \log_{10} \frac{|V_{SG}|^2}{|V_r|^2} \quad \text{Eq.4}$$

Avec:

$V_{SG}$  : amplitude de la tension de l'émetteur

$V_r$  : amplitude de la tension à l'entrée du récepteur

➤ Si la distance entre le générateur et le récepteur  $d \neq 0$ , alors

$$A_2 = 10 \log_{10} \frac{|V_{SG}|^2}{|V_r|^2} \quad \text{Eq.5}$$

Donc pratiquement, pour calculer l'atténuation, il suffit de mesurer  $V_r$  (tension à l'entrée du récepteur).

### **I-3-3- La discontinuité**

La discontinuité est la première contrainte technique dont la difficulté est souvent sous-estimée. Elle peut être causée par :

- ⇒ Le changement brusque du diamètre sur l'âme du conducteur d'un tronçon de ligne dans le cas d'un câble coaxial.
- ⇒ Interconnexion de deux tronçons de ligne d'énergie.
- ⇒ La connexion de la ligne à l'émetteur, aux organes d'adaptation et au récepteur.

Ces connexions doivent permettre la liaison électrique (transmission maximale de puissance c'est à dire  $ROS = 1$ ), tout en minimisant les effets de discontinuités d'impédances caractéristiques dues aux changements de géométrie et de matériaux, aux tolérances de fabrication et aux inhomogénéités internes.

## **I-4 Présentation de l'application de transmission**

Notre travail est une partie d'un projet de conception et réalisation modem CPL pour l'application de télé relève des compteurs d'énergie électrique.

### **I-4-1- Description de l'application**

La télé relève consiste à consulter, à distance, les compteurs d'énergie électrique des abonnés. Chaque abonné se verra donc changer son compteur d'énergie habituel par un compteur "intelligent" (dans notre cas, c'est le "Power Meter" élaboré par Analog Devices). Ce compteur, connecté à un modem CPL, enverra les relevés à un concentrateur dans le poste de distribution du quartier en question, à travers la ligne d'énergie. Ce poste de livraison enverra à son tour les relevés, sur la ligne d'énergie, au centre de collecte de données du distributeur. L'ordinateur chargé de recevoir ces relevés et de commander les Power Meters à travers ligne d'énergie est, lui aussi, connecté à un modem CPL.

La figure 1.4 résume le principe des liaisons pour la télé relève.

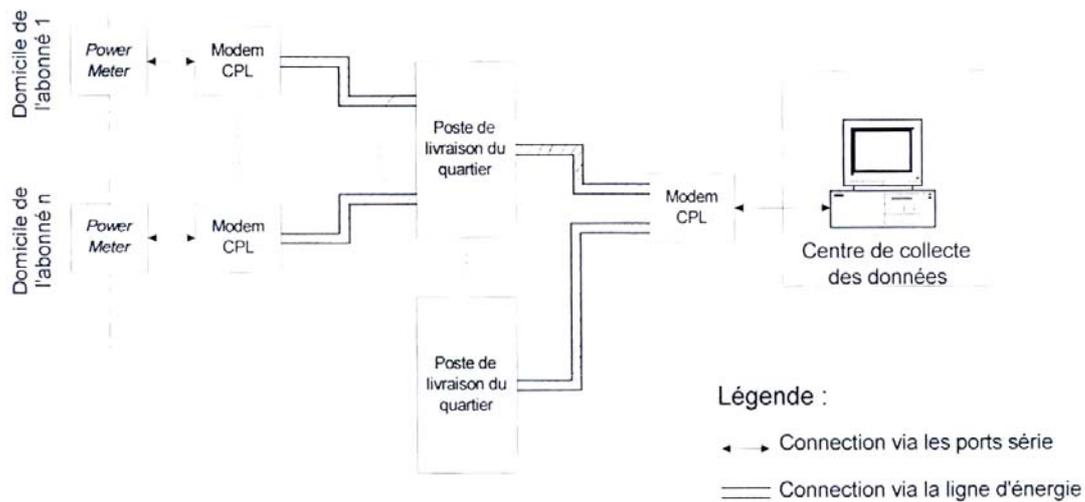


Figure I.4: Schéma de principe de la liaison pour la télérelève.

## II -4- 2- Spécifications de l'application

Notre projet se situe au niveau de la conception et la réalisation de l'interface du modem CPL qui sera utilisé avec le Power Meter, pour l'application de télérelève.

Les spécifications de cette interface, exigées par l'industriel, sont:

.Portée: 500m

.Débit: 9600 Baud

.Bande: CENELEC (98kHz-148.5 kHz)

.Mode de transmission: Half-duplex

.Format de données: Asynchrone

## I-5- Etude des solutions commerciales existantes

La technique CPL a séduit des industriels de partout dans le monde, ce qui a engendré une concurrence assez intéressante concernant les modems CPL dans la bande CENELEC. Dans le tableau suivant, nous vous présenterons une étude comparative grossière sur les produits de quelques constructeurs [2], [5], [6].

Constructeur	Référence du produit	Mode de transmission	Format de données	Modulation	Débit (en baud)	Porteuses (en kHz)	Portée (en m)
ST-Microelectronics	ST 7537	Half-Duplex	Asynchrone	FSK	1200	133.05 et 131.85	
Data-Linc group	MDL 500	Half-Duplex Full-Duplex	Asynchrone	FSK	9600	100	6438 et 12872
Data-Linc group	LCM 100	Full-Duplex	Asynchrone	FSK	9600	100	1620
Wester MO	PD-01	Full-Duplex	Asynchrone		9600	125 et 140	500m
HTH	PLM-24		Asynchrone	FSK	2400		2052m
Allen-Bragley	166-010		Asynchrone	FSK	2400		

*Table I-2 : Etude comparative de modems CPL commercialisés*

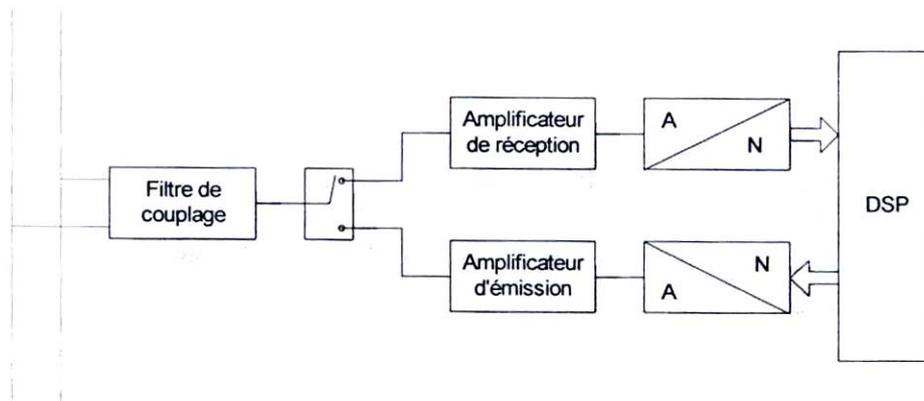
## I-6- Structure du modem conçu

Pour concevoir notre modem, nous avons étudié trois solutions, à savoir :

### I-6-1- 1ère solution architecturale

Comme le montre la figure I.5, l'architecture de cette solution, sur laquelle nous nous sommes penchées au début, se résume en un filtre de couplage, un relais électromagnétique, des amplificateurs d'émission et de réception, des convertisseurs analogique/numérique et numérique/analogique, puis le DSP.

Donc tout les traitements en bande de base, la modulation et la démodulation sont effectués par le DSP.



*Figure I.5 : Architecture de la 1<sup>ère</sup> solution.*

#### I-6-1-1- Avantage

C'est une solution se basant principalement sur le logiciel, donc elle peut être facilement améliorée à chaque fois que le constructeur veuille ajouter une fonction à son modem sans changer le matériel.

#### I-6-1-2- Inconvénient

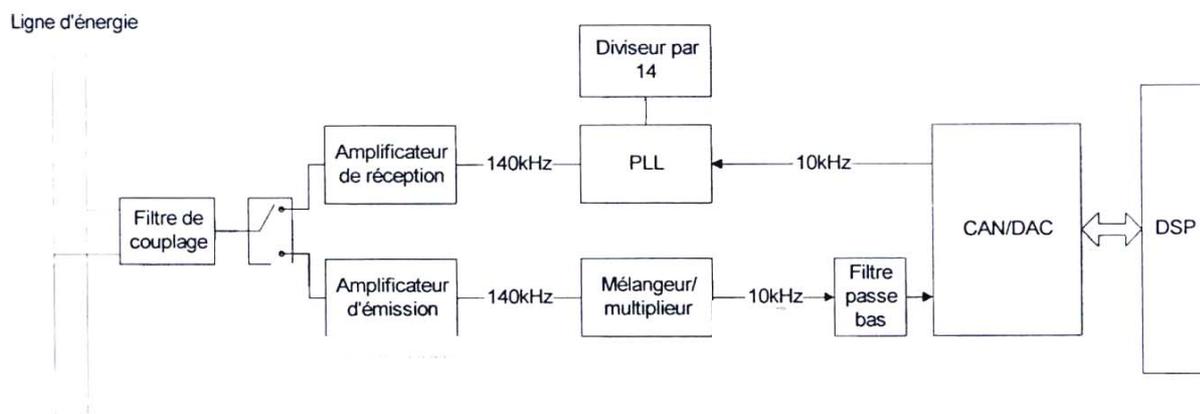
L'inconvénient majeur de cette solution est que, pour faire les traitements exigés en temps réel, le DSP va avoir besoin d'un nombre de cycles machine assez important relativement

au temps maximum permis par les conséquences porteuses autorisées par la norme de CENELEC, la EN50065-1 (qui sont de l'ordre de 100kHz).

Bien entendu, il existe des solutions potentielles à ce problème, nous en avons étudié deux, à savoir:

.Utiliser un DSP rapide => Donc relativement cher => un détail répulsif pour industriels => la solution est donc à rejeter (elle n'a même pas été perçue comme étant une solution !).

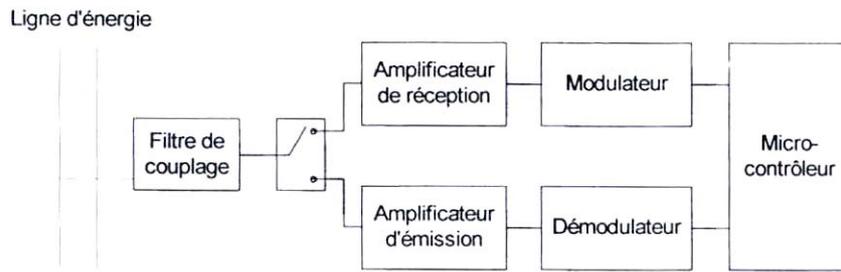
.Utiliser un DSP de vitesse normale (donc de prix acceptable) pour faire tous les traitements en séquence intermédiaire, puis utiliser des up/down converters (figure I.6). Cette solution paraissait tentante pendant deux jours, surtout que nous avons pu mettre au point un up-converter numérique à base d'une PLL simple et un diviseur de fréquences. Mais cette solution a fini par perdre son éclat quand nous n'avions pas trouvé un down-converter numérique à prix acceptable.



*Figure I.6 : Architecture de la 2<sup>ème</sup> solution.*

### **I-6-2 3eme solution architecturale**

Contrairement à la 1<sup>ère</sup> et la 2<sup>ème</sup> solutions, la 3<sup>ème</sup> solution schématisée par la figure 1.7 ne contient pas de DSP. Elle se base sur des circuits intégrés simples pour tout ce qui est couplage, filtrage, amplification, modulation, démodulation... Et elle utiliserait juste un micro-contrôleur pour le codage/décodage et le traitement en bande de base.



*Figure I.7 : Architecture de la 3<sup>ème</sup> solution.*

### **I-6-2-1- Avantage**

Cette architecture est très intéressante de point de vue son prix de revient et la disponibilité des composants sur le marché.

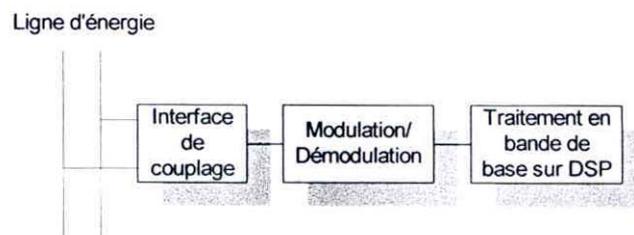
### **I-6-2-2- Inconvénient**

Cette solution est très restrictive à toute amélioration du produit final. Dans le sens où, si le constructeur voudrait ajouter une option à son modem, il va falloir, au meilleur des cas, introduire des changements sur le hardware, si ce n'est changer toute la configuration!

### **1-6-3- 4ème solution architecturale**

Après s'être approfondies quelques petites semaines dans l'étude des trois architectures précédentes, nous avons trouvé un compromis assez réconfortant, à savoir: utiliser un DSP pour le traitement en bande de base et faire sortir les traitements qui alourdiraient le temps de traitement des échantillons par le DSP, tels que la modulation et la démodulation.

La solution finale serait donc la suivante:



*Figure I.8 : Architecture de la 4<sup>ème</sup> solution.*

### **I-6-3-1- Avantage**

Cette solution a complètement anéanti le problème d'adaptation des fréquences porteuses à la vitesse d'un simple DSP, tout en gardant l'avantage d'utiliser un élément intelligent qui pourrait supporter l'ajout d'options au produit final selon les exigences du marché et la volonté de l'industriel.

### **I-6-3-2- Inconvénient**

Comme les modulateurs et démodulateurs sont des circuits intégrés externes, alors la fixation des fréquences porteuses se fait par ajustement de certaines capacités et résistances ce qui rend assez pénible tout changement de ces fréquences (dans le cas où le réseau d'énergie à utiliser présente quelques perturbations gênantes au niveau de ces fréquences là).

### **I-7 -Conclusion**

Après avoir fait une recherche sur les modems CPL dans la bande CENELEC existants sur le marché, nous avons opté pour la 4ème solution architecturale pour notre modem, vu qu'elle apparaît la mieux placée pour concurrencer les produits des autres constructeurs du point de vue rapport qualité/prix.

## Chapitre II :

# Conception de l'interface CPL

---

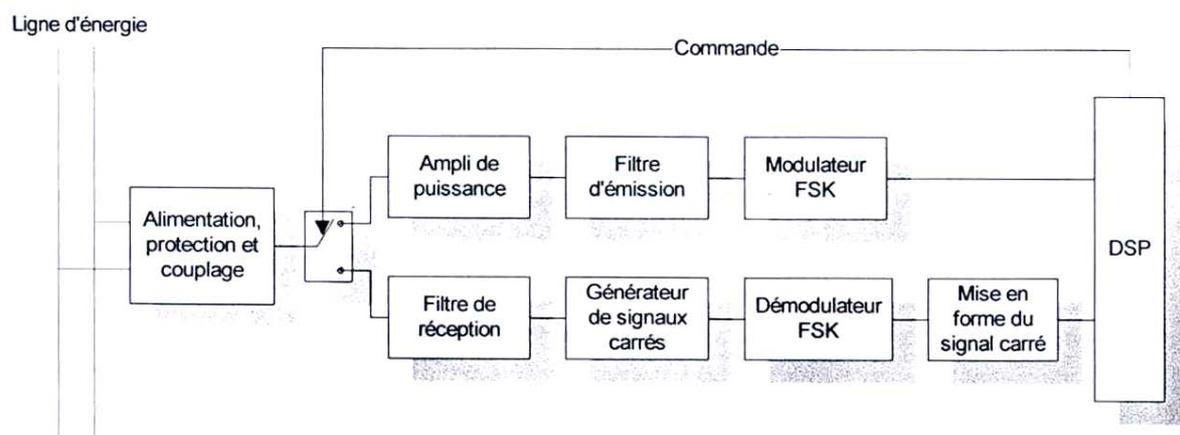
### II-1- Introduction

Dans ce qui suit, nous allons nous focaliser sur l'interface CPL, vu que le software de traitement en bande de base développé pour le DSP n'est pas exigée par le cahier des charges de notre projet.

### II-2- Définition de l'architecture générale

#### II-2-1- Schéma bloc

La figure II.1 montre le schéma bloc de l'interface CPL de notre modem:



*Figure II.1 : Schéma bloc de notre interface CPL.*

L'étage d'alimentation, protection et couplage se charge, comme son nom l'indique, de l'alimentation des circuits intégrés de l'interface. cet étage assure aussi l'isolation galvanique du modem, ainsi que sa protection contre les surtensions et les surcharges pouvant provenir de la ligne d'énergie.

Cet étage étant commun à l'émission et la réception, nous avons ajouté un relais électromagnétique pour aiguiller le signal vers un sens ou un autre.

L'étage de filtrage et d'amplification de puissance assure, d'une part, le rejet de la fréquence 50Hz pour protéger le modem contre les courants forts de la ligne d'énergie (dans la partie réception); d'autre part, il bloque les hautes fréquences générées par la synthèse numérique des porteuses et assure une source de courant suffisant pour piloter la ligne d'énergie de très faible impédance.

Les étages de modulation et de démodulation se chargent, quant à eux, des conversions tension/fréquences et fréquences/tension de l'information utile, vu que nous utilisons une modulation de fréquences.

## **II-2-2- Démarche d'étude et de conception**

Après avoir choisi la solution architecturale pour notre interface CPL, présentée dans le chapitre précédent, nous allons détailler l'architecture proposée.

La démarche que nous allons suivre consiste à étudier chaque bloc fonctionnel à part. Pour cela, nous avons découpé l'architecture de notre interface en quatre blocs, à savoir: un bloc d'alimentation, protection et couplage; un bloc de filtrage et d'amplification de puissance; un bloc de modulation et enfin, un bloc de démodulation.

En partant des spécifications fonctionnelles de l'application et des exigences technico-économiques imposées, nous avons procédé comme suit:

.Choix de la topologie électronique du montage visé.

.Choix des circuits et des composants nécessaires pour la mise en œuvre de la ou les fonctions électroniques définies auparavant.

.Exploitation des fiches techniques des constructeurs des circuits pour assurer leur utilisation optimale.

.Dimensionnement des montages en calculant les valeurs des différents composants utilisés.

### II-2-3- Analyse des techniques de modulation numériques

Le bon choix d'un type de modulation est sans doute plus délicat que la conception du système lui même!

Ce choix devrait résulter d'un examen approfondi de tous les paramètres du système de transmission: débit, largeur de bande, efficacité spectrale, taux d'erreur sur le bit, complexité, coût et sans oublier la norme considérée pour élaborer le système en question. La figure II.2 donne le taux d'erreur sur le bit (TEB) pour les modulations FSK, PSK et DPSK

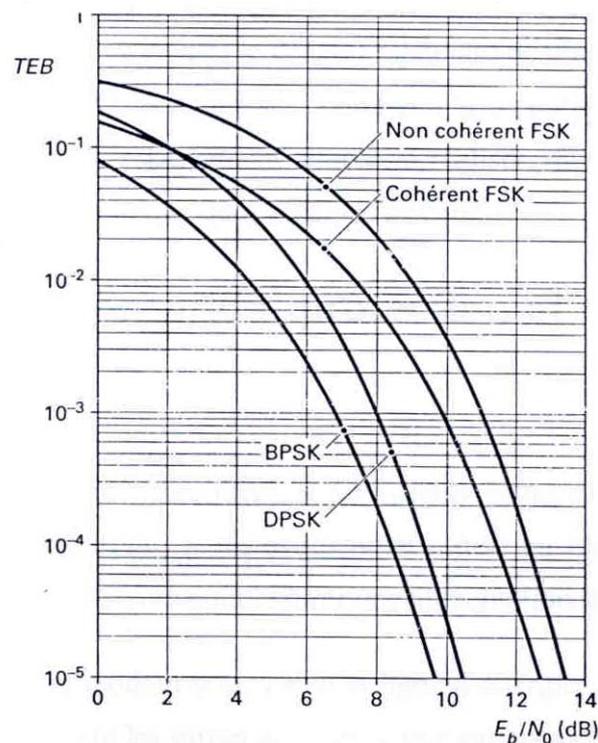


Figure II.2 : TEB pour les modulations FSK, PSK et DPSK.

Dans de nombreux cas, les modulations FSK sont de bons choix. Elles allient simplicité et performance au détriment de la largeur de bande. Néanmoins, ces modulations ont un

.inconvenient majeur qui est leur faible efficacité spectrale dont la limite théorique maximale vaut 1 bit/seconde/Hz. A ce stade là, nous pourrions remarquer que les modulations de phase sont plus performantes en terme de TEB pour un rapport de  $EI/N_0$  égal. Nous pourrions alors nous demander, dans quel cas devrions opter pour la modulation FSK.

Les atouts majeurs de cette modulation sont:

.La transmission peut être réalisée sans que le récepteur n'ait besoin de connaître le débit binaire  $D$ . Si l'ensemble modulateur/démodulateur est conçu pour transmettre les informations avec le débit maximal  $D_{max}$ , la transmission s'effectuera dans les mêmes conditions avec un débit  $D$  quelconque, compris entre 0 et  $D_{max}$ .

.La liaison peut être aussi bien synchrone que asynchrone.

.L'ensemble émetteur/récepteur peut être complètement transparent pour le signal numérique transmis. Ceci est aussi le cas des modulations d'amplitudes, mais pas celui des modulations de phase. A l'émission comme à la réception, les modulateurs et les démodulateurs sont donc relativement simples à réaliser, dans le cas des FSK, même lorsque les débits dépassent quelques dizaines de Mbit/s.

## **II-3- Etage d'alimentation, protection et couplage**

### **II-3-1- Principe**

Pour concevoir les étages de notre interface CPL, nous avons utilisé des circuits CMOS avec des alimentations de  $\pm 12V$ . Nous avons donc utilisé un transformateur en tôles de métal feuilletées et des régulateurs pour assurer une alimentation stable.

D'autre part, vu que notre modem sera relié à la ligne d'énergie, il fallait donc lui assurer une protection efficace contre les surtensions (avec une varistance), les surcharges (avec un fusible) et bien évidemment, une isolation galvanique (par un transformateur en ferrite de rapport 1 :1).

### II-3-2- Choix conceptuels

A ce stade là, certaines questions pourraient se poser. Nous en traiterons rapidement trois, puis nous passerons aux calculs de dimensionnement du transformateur de couplage.

Question 1 : Pourquoi ces choix différents des transformateurs ?

Le bloc de protection et couplage se verra parcouru par des signaux dont les fréquences sont de l'ordre de 100kHz (les fréquences porteuses). Pour cet ordre de fréquences, le ferrite est fortement recommandé. Néanmoins, le ferrite présente un inconvénient majeur qui est l'asservissement en puissance. En effet, les transformateurs en ferrite deviennent très encombrants pour les puissances excédant les 250w. Mais vu que les demandes en puissance de notre application ne dépassent pas les 10w, alors un transformateur compact réalisé en ferrite pourrait être très efficace.

Ce raisonnement se verra complètement inversé pour le choix du transformateur d'alimentation. Là nous allons manipuler des fréquences basses (50Hz), donc le ferrite est à éviter. D'où le choix du transformateur en tôles de métal feuilletées.

Question 2: Comment dimensionner le transformateur de couplage pour assurer une isolation efficace?

Supposons que la borne inférieure de la bande de fréquences que notre interface manipulera serait 90kHz (la bande normalisée par le CENELEC dans le standard EN50065-1 est de 98 à 148.5 kHz).

La réactance d'un transformateur étant:

$$\begin{aligned} \text{Réact} &= \omega L && \text{(eq.6)} \\ &= 2\pi fL \end{aligned}$$

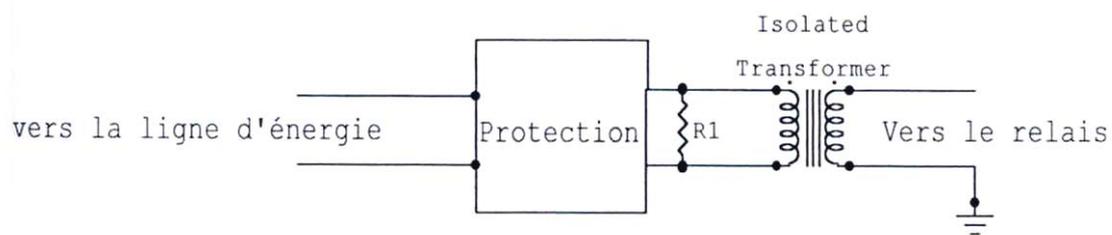
Si nous fixons l'inductance de notre transformateur à  $L=3\text{mH}$ , nous aurons

$$\begin{aligned} R_{\text{eact}} &= 2\pi \cdot 90 \cdot 10^3 \cdot 3 \cdot 10^{-3} \\ &= 1695.6 \Omega \end{aligned}$$

Donc l'impédance de notre transformateur est très grande, ce qui la rendra transparente devant la ligne d'énergie (dont l'impédance est très faible). Vu que notre transformateur est de rapport 1 :1, l'impédance de la ligne d'énergie se verra donc fidèlement reflétée à l'amplificateur de puissance.

Question 3: Pourquoi l'ajout de la résistance en parallèle juste à la sortie du transformateur de couplage?

Nous avons eu recours à cette résistance pour minimiser l'effet de résonance des capacités, présentes dans le bloc de protection, combinées avec le secondaire (voir figure II.3).

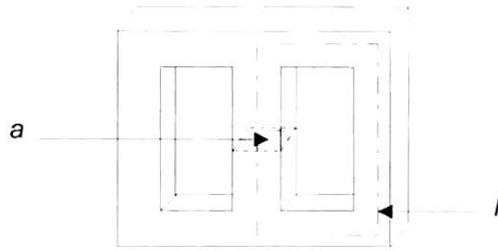


*Figure II.3 : Bloc de protection et de couplage.*

### II-3-3- Dimensionnement du transformateur de couplage

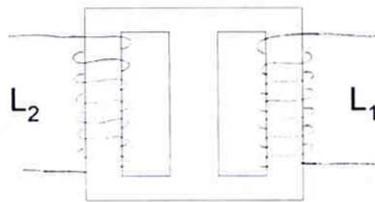
Vu que le bloc d'alimentation est standard, nous n'allons nous pencher que sur les dimensionnement du transformateur de couplage.

Ayant déjà fixé le type du matériau et l'impédance du transformateur, nous pouvons procéder au calcul du nombre de spires,  $N$ , de chaque enroulement, la section  $a$  du circuit électromagnétique et la longueur  $l$  du chemin que parcourra le flux magnétique. Ces paramètres, nécessaires à la réalisation du transformateur, sont schématisés dans la figure II.4.



**Figure II.4 : Paramètres de dimensionnement du circuit magnétique du transformateur de couplage.**

Il faudrait peut être spécifier que la disposition des deux enroulement, primaire et secondaire, sera comme l'indique la figure II.5.



**Figure II.5 : Disposition des enroulements d'un transformateur.**

Le raisonnement étant le même, qu'il soit pour le dimensionnement du primaire ou pour celui du secondaire, nous allons donner le principe de calcul dans le cas général [7].

L'inductance et les dimensions d'un enroulement peuvent être combinés selon l'équation 7 :

$$L = \frac{3.19 \times a \times N^2 \mu \times 10^{-8}}{l} \quad (\text{eq.7})$$

Avec  $\mu$  la perméabilité magnétique pour la densité de flux en question. est relative aux caractéristiques du matériau utilisé.

Le nombre de spires serait donc: 
$$N = \frac{\sqrt{l \times L \times 10^8}}{3.19 \times a \times \mu} \quad (\text{eq.8})$$

A ce niveau là, nous pourrions nous dire qu'il suffit d'avoir une idée sur les caractéristiques du matériau à utiliser et l'encombrement final souhaité, pour pouvoir calculer  $l$ ,  $\mu$  et  $a$ , puis le nombre de spires. Mais en pratique, il y a d'autres paramètres à prendre en considération tels que le pas d'enroulement, la section du matériau à utiliser, etc. Dans notre rapport, nous allons nous limiter à ce stade là.

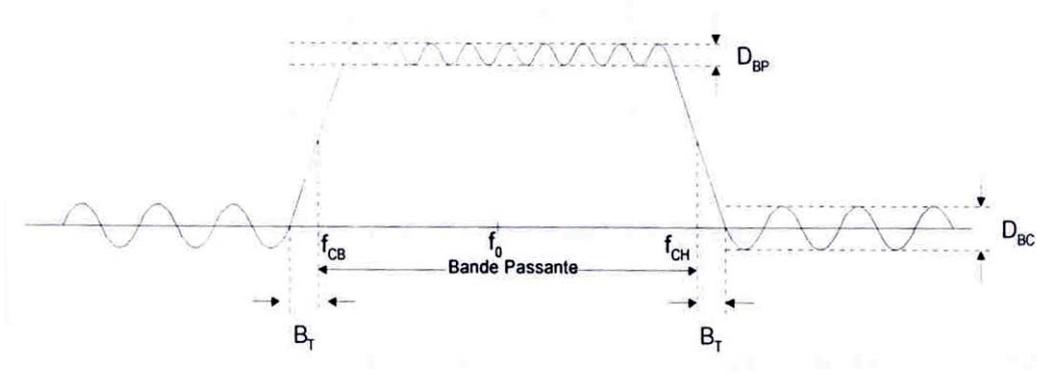
Il ne faut pas oublier que plus le transformateur est compact, plus il est délicat à réaliser dans la pratique. Donc un compromis entre prix, temps et encombrement, s'impose.

## II -4- Etage de filtrage et d'amplification

### II -4-1- Etage de filtrage

#### II-4-1-1- Principe

Pour notre application, nous avons choisi de travailler avec un filtre passe Butterworth passe bande de 2ème ordre, vu qu'il est tout pôle, il a une réponse presque plate et pas d'ondulations dans la bande passante et la bande de rejet (voir figure II.6) [10].



**Figure II.6 : Gabarit d'un filtre.**

Néanmoins, la pente de ce filtre s'est avéré très faible relativement aux exigences de notre application. Et vu que cette pente directement liée à l'ordre  $n$  du filtre par l'équation 9, alors nous avons préféré travailler avec un Butterworth de 4ème ordre.

$$\text{pente} = -6n \text{ dB / décade (eq.9)}$$

## II-4-1-2- Dimensionnement

Après avoir fixé le type et la nature du filtre, qui sont, respectivement, Butterworth et actif; il fallait fixer les principaux paramètres du filtre, à savoir :

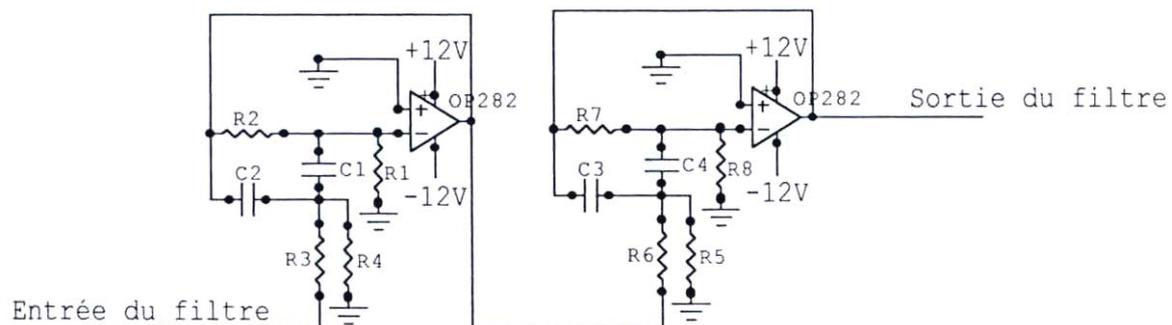
.La fréquence centrale,  $f_0$

.Facteur de surtension,  $Q$

.Le gain en bande passante,  $A_0$

Puis s'enchaînent les calculs des composants électroniques permettant l'obtention du gabarit du filtre exigé.

Le schéma de dimensionnement de notre filtre est donné par la figure II.7.



*Figure II.7 : Schéma du filtre conçu.*

Pour ne pas rentrer dans les détails de calculs, nous allons nous limiter aux expressions finales :

$$R_3 = \frac{R_2}{2A_0} \quad (\text{eq.10})$$

$$R_4 = \frac{Q}{(2Q^2 - A_0)\omega_0 C_2} \quad (\text{eq.11})$$

$$C_2 = \frac{Q}{A_0 \omega_0 R_3} \quad (\text{eq.12})$$

Avec  $\omega_0$  la pulsation à la fréquence centrale.

Pour la vérification, nous pourrions utiliser les équations suivantes:

$$A_0 = \frac{R_2}{2R_3} \quad (\text{eq.13})$$

$$Q = \frac{1}{2} \omega_0 R_2 C_2 \quad (\text{eq.14})$$

$$f_0 = \frac{1}{2\pi C_2} \sqrt{\frac{R_3 + R_4}{R_3 \cdot R_4 \cdot R_2}} \quad (\text{eq.15})$$

## II-4-2- Etage d'amplification de puissance

Les spécifications fixées par le CENELEC dans sa norme EN50061-1, sont données pour un réseau virtuel ( $50\Omega/50\mu\text{H} + 50\Omega$ ) simulant la ligne d'énergie. A une fréquence porteuse de 117kHz, ce réseau sera équivalent à une impédance de  $60\Omega$

La ligne d'énergie serait donc assimilée à une source de faible impédance, d'où le recours à un amplificateur de puissance pour pomper plus de courant pour pouvoir piloter cette faible impédance.

L'amplificateur de puissance que nous avons utilisé est de gain 46dB [8]. Sa structure est donnée par la figure II.8.

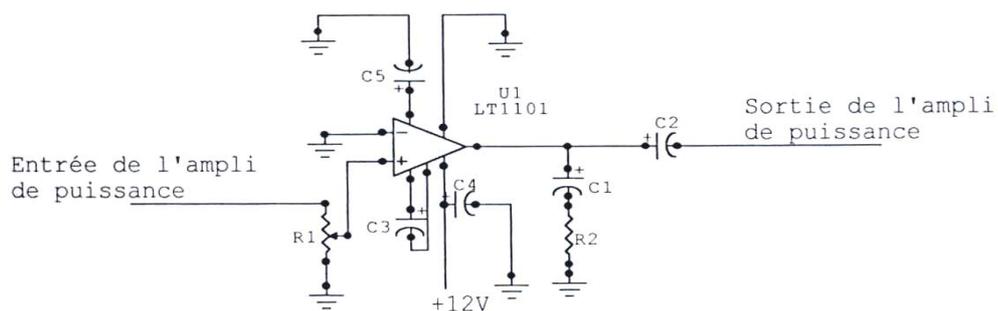


Figure II.8 : Structure de l'amplificateur de puissance utilisé.

## II -5- Etage de modulation

Avant d'entrer dans les détails de dimensionnement de nos modulateur et démodulateur, nous avons jugé préférable de justifier le choix de la modulation FSK et des fréquences

porteuse puis présenter le principe de l'élément clé de ces deux étages, à savoir, le PLL (Phase-Locked Loop).

## **II-5-1- Choix de la modulation FSK**

Au début, la modulation fixée par les spécifications de notre application était la PSK (Phase Shift Keying). Or la ligne d'énergie est généralement assimilée à un réseau de résistances et de capacités. Donc la phase du signal se verra certainement changer en traversant une telle ligne. D'où le besoin d'élaborer des routines software pour retrouver la phase initiale du signal. Alors que, si nous regardons la modulation FSK (Frequency Shift Keying), nous remarquerons que ce genre de problème n'est pas posé (vu que l'information utile n'est pas véhiculée par la phase du signal).

D'un autre côté, en faisant les recherches pour fixer les composants à utiliser, nous n'avons pas trouvé un choix suffisant de circuits intégrés effectuant la modulation ou la démodulation PSK. Alors que, pour la modulation FSK, nous avons trouvé une multitude de circuits intégrés de différents constructeurs.

Donc le choix de la modulation FSK s'est imposé comme étant le plus intéressant.

## **II -5- 2- Le choix des fréquences porteuses**

La bande de fréquences autorisée par la norme du CENELEC, la EN50065-1, pour les communications sur courant porteur est de 98 à 148.5 kHz. Nous avons donc à choisir deux fréquences dans cet intervalle. La question qui s'est posée à ce stade là était: A combien devrions nous fixer l'écart entre ces deux fréquences? Deux cas sont possibles:

.L'écart est très petit: Dans ce cas, la fréquence centrale du VCO sera très proche de ces fréquences. Donc la dérive causée par la température pourrait aisément masquer

1 nos deux fréquences. Néanmoins, avec cette solution, nous pouvons aller à de grands débits symbole

.L'écart est très grand: Dans ce cas, la dérive de température du VCO n'a pas d'effet tangible sur la paire de fréquences de l'information utile. Mais pour un grand écart, le temps de réponse sera aussi grand, et la vitesse de transfert des données se verra

limitée. De plus, si l'écart entre les fréquences porteuses est grand, alors la bande du signal utile sera encore plus grande, ce qui n'est pas souhaitable.

Quand nous avons étudié les notes d'application des modems CPL déjà commercialisés, nous avons remarqué qu'un écart de l'ordre de 20kHz est communément utilisé. D'où, pour notre application, nous avons fixé un écart de 27kHz ( $f_0=106\text{kHz}$ ,  $f_1=133\text{kHz}$ ).

## II -5-3- Principe des PLL

Une PLL peut être schématisée par la figure II.9. Elle se compose donc principalement de trois blocs, à savoir :

.Le détecteur de phase .Le filtre passe-bas

.L'oscillateur contrôlé en tension

Forward path

Feedback path

Figure II.9 : Schéma de principe d'une PLL

Avant de passer aux détails de chaque bloc, présentons d'abord le principe de fonctionnement d'une PLL [9].

En effet, le détecteur de phase compare la fréquence d'entrée,  $F_{IN}$ , avec la fréquence de sortie,  $F_{OUT}$ . La sortie du détecteur de phase est proportionnelle à la différence de phase entre  $F_{IN}$  et  $F_{OUT}$ . La tension à la sortie du détecteur de phase est une tension continue (DC), souvent appelée «tension d'erreur» (error voltage). Cette sortie est ensuite appliquée au filtre passe-bas pour la débarrasser du bruit hautes fréquences et produire un

niveau de tension DC. Ce niveau de tension DC se verra injecté à l'entrée de l'oscillateur contrôlé en tension (VCO).

La fréquence de sortie du VCO est proportionnelle au niveau DC à l'entrée. La fréquence du VCO est comparée à la fréquence d'entrée et sera ajustée jusqu'à ce qu'elle soit égale à  $F_{IN}$

En gros, une PLL peut avoir l'un des trois états suivants:

.Free-running: Si nous n'appliquons pas de signal à l'entrée de la PLL, celle-ci est dite en état defree-running. Elle génère elle-même un signal de fréquence  $F_0$  dite «free- running frequency

.Capture: Une fois une fréquence est appliquée à l'entrée de la PLL, la fréquence du VCO se met à varier. C'est donc l'état où la PLL est entrain de saisir sa fréquence.

.Phase lock: la fréquence du VCO continue de varier jusqu'à ce qu'elle devienne égale à la fréquence d'entrée. la PLL est donc dite en état de «phase lock ». dans cet état, la PLL traque le moindre changement de la fréquence d'entrée selon une action répétitive.

### **II-5-3-1- Le détecteur de phase**

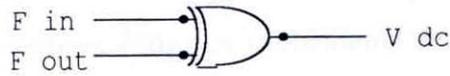
Le détecteur de phase compare la fréquence d'entrée avec celle du VCO et génère une tension DC proportionnelle à la différence de phase entre les deux fréquences.

Selon que le détecteur de phase est numérique ou analogique, la PLL est respectivement dite numérique ou analogique.

En ce qui nous concerne, nous n'allons nous pencher que sur les détecteurs de phase numériques dont il existe principalement trois types:

#### **II-5-3-1-1- Le détecteur de phase XOR :**

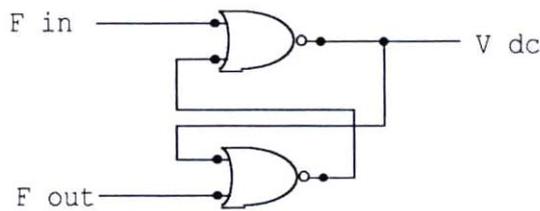
Ce détecteur est donc composé, comme son nom l'indique, d'une porte XOR (voir figure II.10). Sa sortie est en niveau haut uniquement quand  $F_{OUT}$  et  $F_{IN}$  sont au niveau haut. Ce type de détecteurs est généralement utilisé quand  $F_{OUT}$  et  $F_{IN}$  sont des signaux carrés.



**Figure II.10 : Schéma de principe du détecteur de phase XOR.**

**II-5-3-1-2- Le détecteur de phase « edge-triggered » :**

Ce type de détecteurs est utilisé quand  $F_{IN}$  et  $F_{OUT}$  sont des trains d'impulsions dont le cycle de fonctionnement est inférieur à 50%. Le schéma de principe de ce type de détecteur est donné par la figure II.11.



**Figure II.11 : Schéma de principe du détecteur edge-triggered.**

Les avantages du détecteur edge-triggered relativement au détecteur XOR sont:

La tension DC de sortie est linéaire pendant les  $2\pi$  radian alors que, pour le détecteur de phase XOR, cette tension n'est linéaire que pendant la durée de  $\pi$  radian.

Le détecteur edge-triggered présente des caractéristiques de saisie et verrouillage meilleures que celles du détecteur XOR.

Néanmoins, ces types de détecteurs de phase sont tous les deux sensibles aux harmoniques du signal d'entrée.

**II-5-3-1-3- Le détecteur de phase monolithique:**

Avec ce type de détecteur de phase, les problèmes de cycle de fonctionnement et de sensibilité aux harmoniques ne se posent pas, vu que le circuit réagit uniquement aux transitions du signal d'entrée. En d'autres termes, l'erreur de phase et la tension d'erreur

d'un détecteur de phase monolithique sont indépendantes des variations d'amplitude et de cycle du signal d'entrée. C'est pourquoi, dans des applications délicates, le détecteur de phase monolithique est préféré aux deux autres type de détecteurs.

Dans notre cas, nous avons utilisé une PLL ayant 2 détecteurs. L'un est du type XOR l'autre est un réseau de mémoire numérique edge-controlled. Nous avons choisi de travailler avec le second vu qu'il nous donne toujours un  $0^0$  quant il est en verrouillage et il ne traque pas les harmoniques de la fréquence centrale [11].

### **II-5-3-2- Le Filtre passe-bas**

Ce filtre se charge d'éliminer les composantes HF du signal de sortie du détecteur de phase ainsi que le bruit HF.

Mieux encore, ce filtre contrôle les caractéristiques dynamiques de la PLL, à savoir, les champs de saisie et de verrouillage (capture and lock ranges), la largeur de bande et la réponse transitoire de la PLL.

Le champs de verrouillage est la bande de fréquences dans laquelle la PLL suit les variations de FIN.

D'un autre côté, le champs de saisie est la bande de fréquences dans laquelle la PLL acquière le verrouillage de phase.

Evidemment, le champs de saisie est moins large que celui de verrouillage.

Il faudrait aussi souligner que, si la largeur de bande du filtre est réduite, son temps de réponse augmente. Toutefois, réduire la largeur de bande réduit aussi le champs de saisie de la PLL. Néanmoins, une largeur de bande réduite aide à maintenir la PLL en verrouillage en dépit d'une perte momentanée du signal et minimise considérablement les effets de bruit.

### **II-5-3-3- Le VCO**

Le VCO génère une fréquence proportionnelle à la tension d'entrée. un VCO de bonne qualité devrait avoir une haute linéarité. C'est à dire que la courbe de la fréquence en fonction de la tension devrait être assez proche que possible d'une ligne droite. La PLL que

nous avons utilisé dans notre interface est caractérisée par un VCO de linéarité inférieure à 1%.

Deux autres considérations pour les VCO sont: la fréquence d'oscillation et le champs de balayage. Puisque nous utilisons une modulation FSK, où de petites variations de fréquences sont requises (27kHz), donc un large champs de balayage n'est pas une nécessité pour notre application. Notre ordre de fréquences est aux alentours de 100kHz, donc un VCO de fréquence haute maximale de 500kHz est largement suffisant.

## **II -5-4- Etapes de la conception de notre modulateur**

Pour arriver à la structure finale de notre modulateur FSK, nous avons étudié, conçu, réalisé et testé expérimentalement quatre architectures:

### **11-5-4-1- 1ère solution**

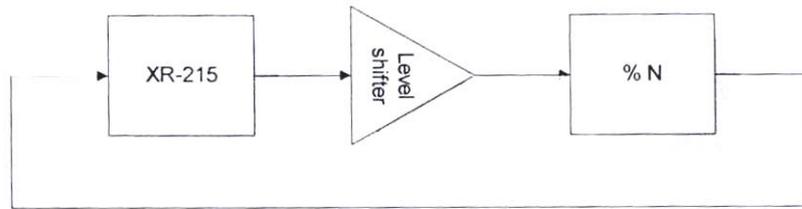
Nous avons essayé d'utiliser le XR-8038A, qui est un générateur de formes d'onde précis.

ç, ' Problème: Le champs de balayage de ce circuit est 1000 :1, ce qui rend l'ajustement de  $F_{"0"}$  et  $F_{"1"}$  selon les besoins de notre application, presque impossible si nous ne faisons pas appel à des translateurs de niveaux.

Et vu que le réseau de translateurs de niveaux que nous devrions mettre en œuvre est assez cher et assez délicat à dimensionner pour satisfaire exactement les besoins de notre application, alors cette piste à été vite abandonnée dès les 1ers tests expérimentaux.

### **II-5-4-2- 2ème solution**

Ensuite nous avons eu l'idée de travailler avec une PLL. Nous avons choisi le XR-215, une PLL monolithique que nous avons configurée comme étant un générateur de fréquences. Nous lui avons ajouté un comparateur et un diviseur de fréquences, comme l'indique la figure II.12 :



*Figure II.12 : Schéma de principe de la 2<sup>ème</sup> solution de notre modulateur.*

Problème: Les fréquences générées n'étaient pas suffisamment stables et le cycle de fonctionnement était très délicat à ajuster.

### **II-5-4-3- 3ème solution**

Comme la PLL XR-215 nous a énormément impressionné par sa précision et sa stabilité, alors nous avons conçu et testé une autre configuration à base de ce circuit que nous avons utilisé seul cette fois en tant que modulateur FSK.

Problème : Bien que cette solution était plus que intéressante et que les tests expérimentaux étaient largement satisfaisants, le prix de revient nous a accablé!

En effet, le pris d'un XR-215 est de l'ordre de 5\$US ! ! ! de plus, il n'est pas abondant sur le marché, nous dirons même qu'il est rare sur le marché local (pour acheter les 5 circuits XR-215 que nous avons expérimenté, il nous a fallut les commander dans deux villes différentes et attendre à chaque fois 3 jours pour que les composants arrivent! et ces 5 circuits étaient tout ce que nous avons pu trouver en stock).

Donc cette solution a été elle aussi abandonnée... avec beaucoup de regrets quand même...

### **II-5-4-4- 4ème solution**

Finalement, nous avons mis en œuvre une configuration à base d'une PLL CD4046, qui est un circuit à très faible consommation de puissance.

Cette solution nous a soulagé! Elle a les principaux avantages suivants: .Très simple (nous dirons même merveilleusement simple !) .Les fréquences  $F_{\langle 0 \rangle}$  et  $F_{\langle 1 \rangle}$  sont simples à ajuster

.Le prix du circuit CD4046 est minime (moins que 0.30\$US). Et en plus, il existe en abondance sur le marché.

Maintenant, il ne nous reste plus qu'à passer au démodulateur...

## II -6- Etage de démodulation

Pour fixer la structure finale de notre démodulateur FSK, nous avons aussi dû passer par l'étude, la conception, la réalisation et l'expérimentation de trois solutions :

### II-6-1- Etapes de conception de notre démodulateur

#### II-6-1-1- 1ère solution

Au début, nous avons utilisé le XR-2211, qui est un démodulateur FSK et décodeur de son.

\*Problèmes: Cette solution présentait les inconvénients suivants:

.Il nous était difficile d'ajuster le champs de saisie précisément. .Le signal de sortie présentait beaucoup de «giffer ». .Le XR-2211 est assez cher (5\$US aussi).

#### II-6-1-2- 2ème solution

Vu les performances de la PLL XR-215, que nous avons déjà étudiées, nous avons conçu et expérimenté un démodulateur FSK à base de ce circuit.

Problème: Encore une fois, les tests expérimentaux étaient très satisfaisants: une bonne précision, une forme d'onde presque parfaite à la sortie, les fréquences  $F_{\langle 0 \rangle}$  et  $F_{\langle 1 \rangle}$  peuvent être ajustées exactement comme nous les désirons... Mais... le

prix de ce XR-215 et sa disette sur le marché nous ont obligé de laisser tomber complètement toute solution à base de ce genre de circuits XR.

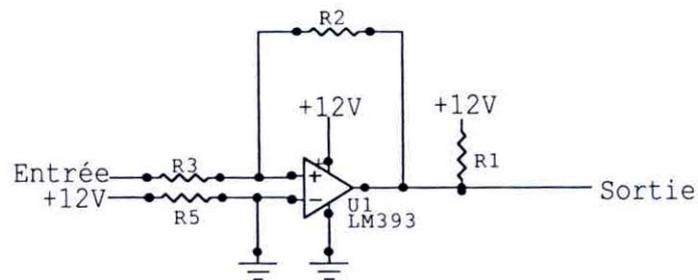
### II-6-1-3- 3ème solution

Heureusement la PLL CD4046 existe! Nous avons donc mis en œuvre un démodulateur, FSK à base de cette PLL. Nous l'avons testé expérimentalement et nous avons retrouvé les mêmes avantages que notre modulateur, à savoir :

.Cette PLL est très simple à configurer

.L'ajustement des fréquences requises est assez facile .Ce circuit intégré est assez bon marché

Problème: En utilisant la PLL CD4046 comme démodulateur FSK, nous étions contraints d'ajouter un générateur de signal carré à l'entrée et un autre à la sortie pour avoir une forme d'onde assez parfaite (voir figures II.13) [12].



*Figure II.13 : Le générateur de signal carré utilisé pour la mise en forme.*

### II-3- Conclusion

1 Nous vous avons donc présenté, dans ce chapitre, quelques détails de la conception de 1 chaque étage de notre interface CPL, à savoir :

**.L'étage** d'alimentation, protection et couplage, où nous avons utilisé,

principalement, un transformateur en ferrite et un transformateur en tôles de métal feuilletées.

.L'étage de filtrage, où nous avons utilisé un Butterworth actif de 4ème ordre. .L'étage de modulation FS~ où nous avons utilisé une PLL.

.L'étage de démodulation FSK là aussi nous avons utilisé une PLL.

.L'étage d'amplification de puissance, où nous avons utilisé un montage à amplificateur opérationnel.

Nous pouvons donc passer maintenant aux résultats des tests expérimentaux.

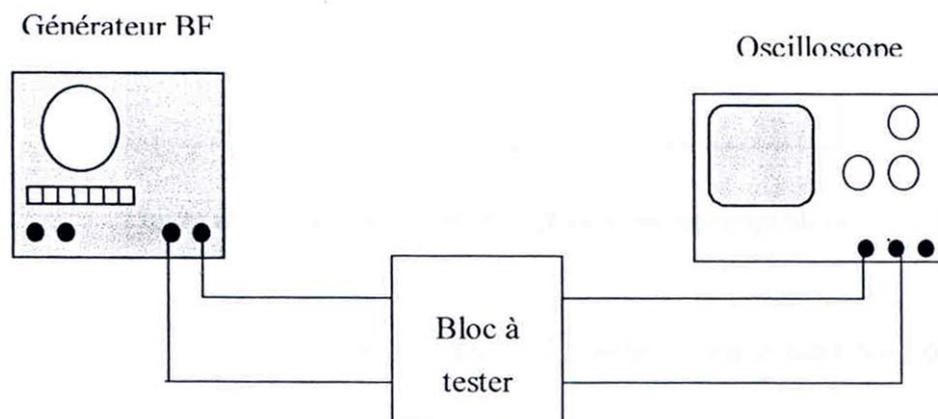
## Chapitre III :

### Résultats des tests expérimentaux

---

#### III-1- Introduction

Pour pouvoir tester chaque étage indépendamment du reste de l'interface, nous avons prévu des « jumpers » séparants chaque étage de celui qui le suit. Le montage de test est donné par la figure III.1



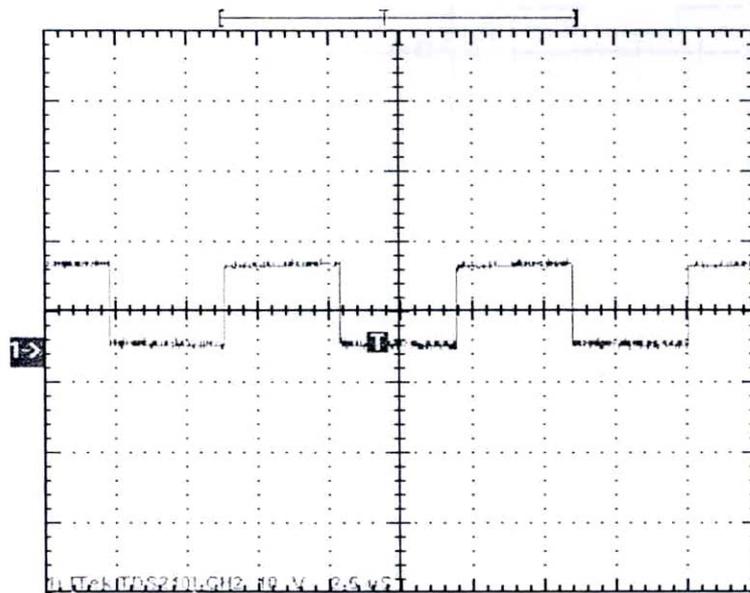
*Figure III.1 : Montage de test des blocs de l'interface CPL.*

Ainsi, nous avons pu visualiser la sortie du modulateur FSK (avec et sans signal d'entrée), l'entrée et la sortie des filtres d'émission et de réception, même chose pour l'amplificateur de puissance, le démodulateur et l'étage de remise en forme du signal [mal].

### III-1- Tests du modulateur

#### III -1-1- Free-running frequency :

Comme nous l'avons expliqué dans le paragraphe II-5-3, la PLL génère une fréquence fixe lorsqu'elle n'est pas excitée par un signal d'entrée, c'est la fréquence d'oscillation de son VCO. Cette fréquence est la « free-running frequency », et elle peut être fixée à travers des capacités et des résistances externes à la PLL.



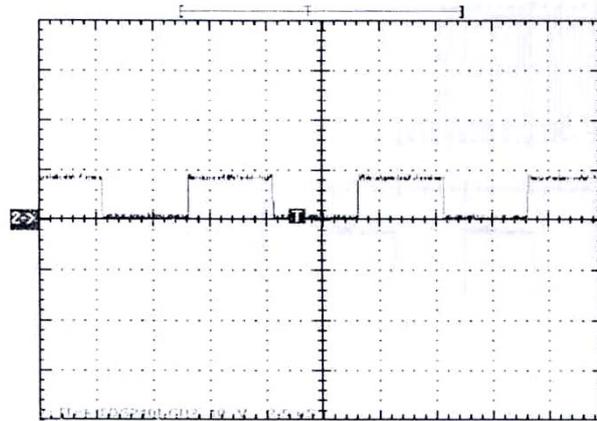
*Figure III.2 : Visualisation de la «free-running frequency».*

Dans notre cas, nous avons fixé cette fréquence à 117kHz. Sa visualisation à l'oscilloscope est donnée par la figure III.2.

#### III-1-2- Modulation du bit «1»

Vu qu'il est question de modulateur FSK, alors nous devons voir qu'il délivre bel et bien deux fréquences selon que le bit d'entrée est un «0» logique ou un «1» logique. Ces fréquences porteuses sont elles aussi fixées à travers des résistances et des capacités externes à la PLL. Dans notre cas, nous avons fixé  $FK_{"1"}$  à 133kHz.

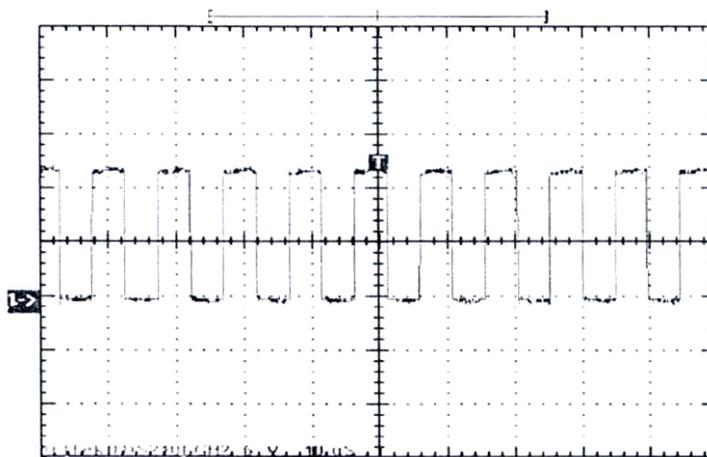
Nous avons donc excité l'entrée de notre modulateur par un signal continu de 5v pour pouvoir mesurer la fréquence porteuse relative au bit «1 ». Le signal obtenu est donné par la figure III.3.



*Figure III.3 : Visualisation de  $F_{«1»}$*

### III-3 Modulation du bit "0"

Pour pouvoir visualiser la fréquence  $F_{«0»}$ , nous avons mis l'entrée de la PLL à la masse. Nous avons obtenu le signal donné par la figure III.4.



*Figure III.4 : Visualisation de  $F_{«0»}$*

La fréquence  $F_{«0»}$  est bel et bien 106kHz, telle que nous l'avons configurée.

### III-1-4- Le signal modulé

La figure III.5 illustre le signal d'entrée (ch1), de fréquence 9600Hz, et le signal modulé en fréquences (ch2).

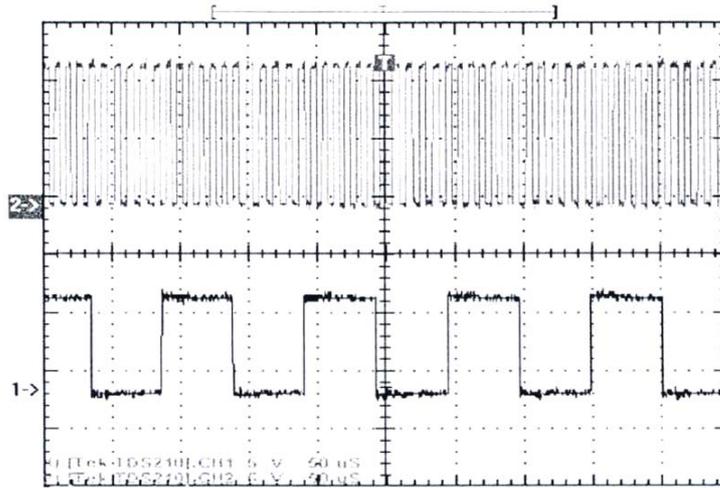


Figure III.5 : Signal modulé en fréquence.

### III-2- Tests des filtres d'émission et de réception

La figure III.6 illustre les signaux à l'entrée (ch2) et à la sortie (ch3) des filtres d'émission et de réception.

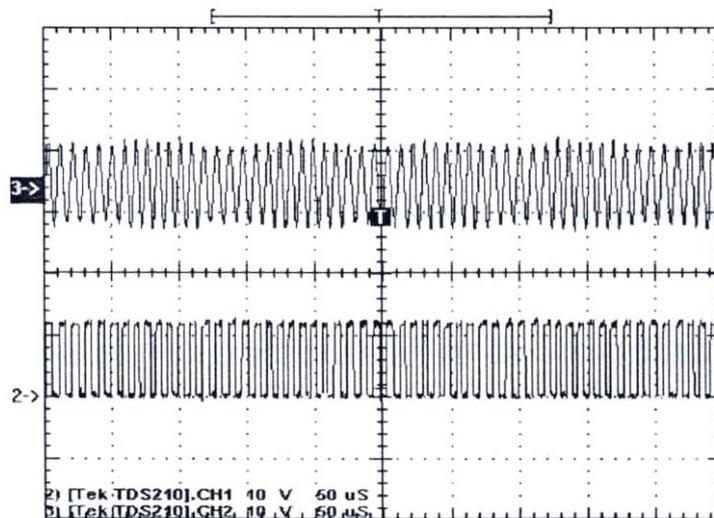


Figure III.6 : Signaux à l'entrée et à la sortie des filtres.

Comme nous pouvons le voir dans la figure III.6, l'une des deux fréquences porteuses (F «D») a été légèrement atténuée lors de son passage par le filtre. Ceci est dû au fait que la réponse de notre filtre n'est pas parfaitement plate dans sa bande passante.

Néanmoins, cette atténuation s'est avérée non gênante dans le cas de notre application.

### III-3 Tests de l'amplificateur de puissance

La figure III.7 illustre les signaux à l'entrée (ch2) et à la sortie (ch1) de l'amplificateur de puissance

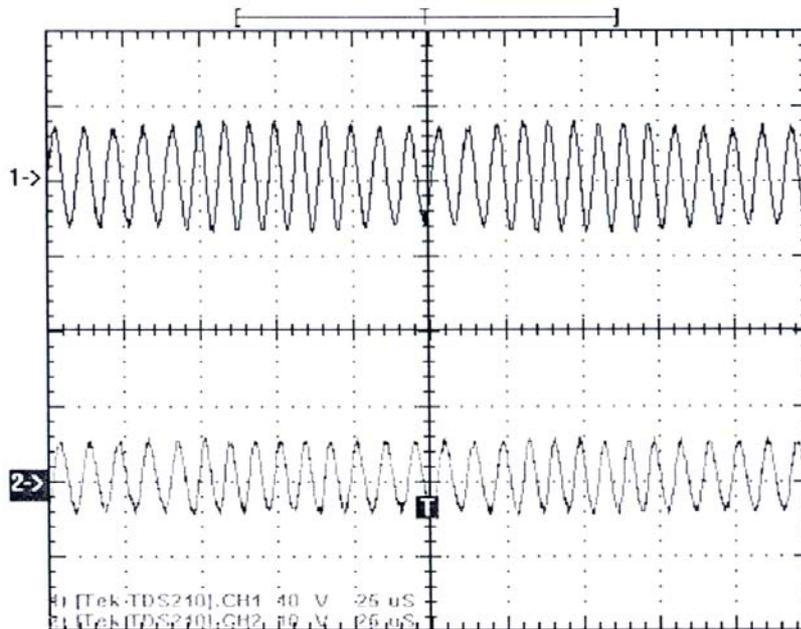
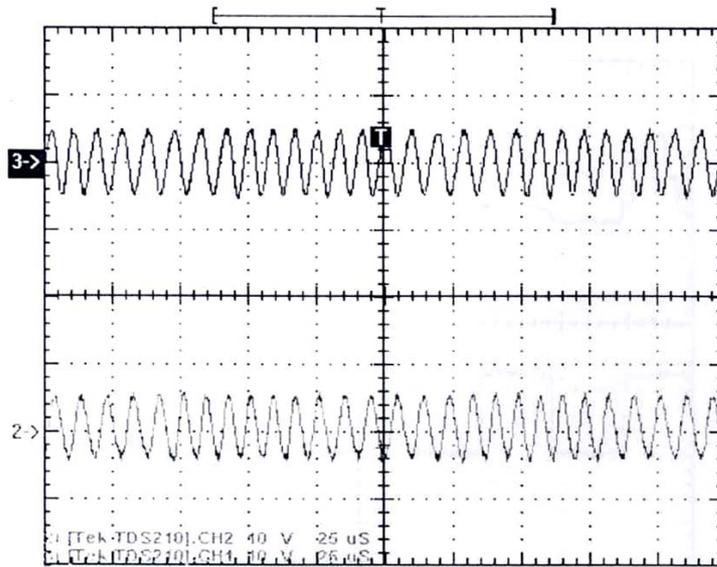


Figure III.7 : Signaux à l'entrée et à la sortie de l'amplificateur de puissance.

### III -4- Tests du transformateur de couplage

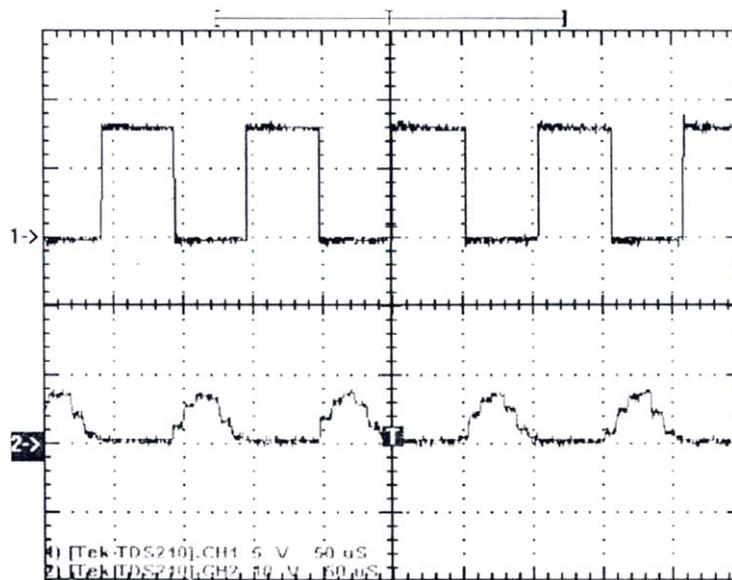
La figure III.8 illustre les signaux à l'entrée (ch2) et à la sortie(ch3) de l'étage de protection et couplage.



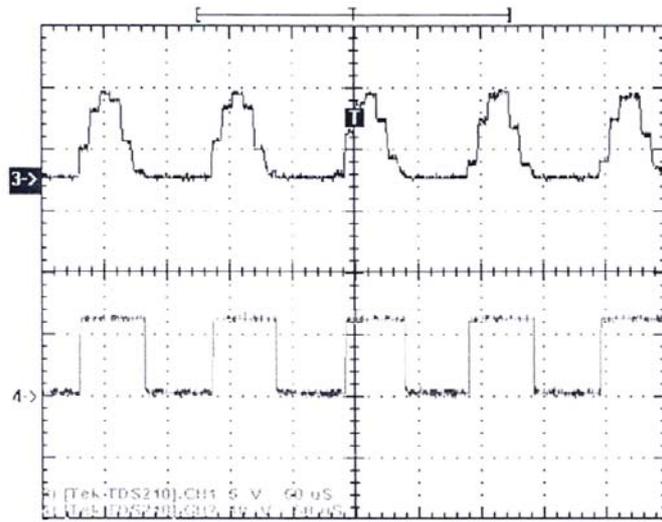
*Figure III.8 : Signaux à l'entrée et à la sortie du bloc de protection et coulage.*

### III- 5- Tests du démodulateur

Pour l'étage de démodulation, nous avons d'abord visualisé les signaux à l'entrée et à la sortie du démodulateur (Figure III.9) ; puis nous avons visualisé le signal démodulé avant et après sa mise en forme (Figure III. 1 0).



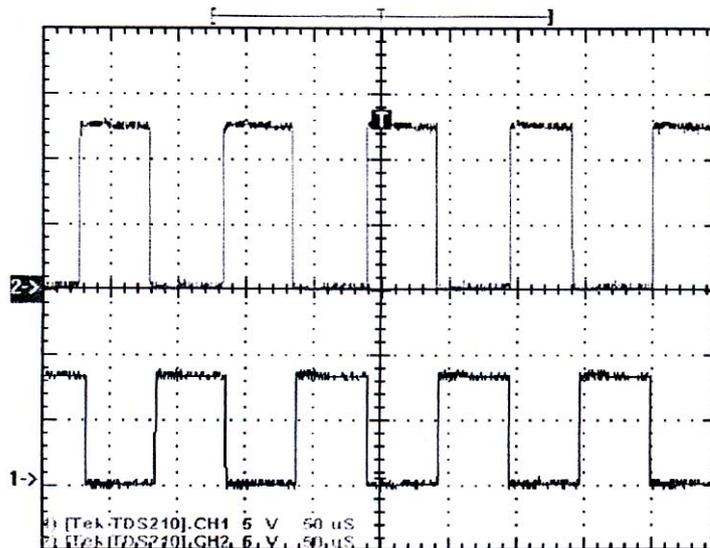
*Figure III.9 : Signaux à l'entrée et à la sortie du démodulateur.*



*Figure III.10 : Signaux démodulés avant et après la mise en forme.*

### III -7 -Tests sur la ligne d'énergie

Les signaux obtenus par les tests sur la ligne d'énergie sont illustrés par la figure 111.11. Le ch1 représente le signal information, de fréquence 9600Hz, alors que le ch2 représente le signal démodulé, à la sortie de l'interface modem.



*Figure III.11 : Le signal information à l'entrée de l'interface, puis après démodulation.*

Comme nous pouvons le voir dans la figure III.11, il y a un retard presque égal à une demi période entre le signal démodulé et le signal information initial. Ce retard est dû au temps nécessaire aux deux PLL (dans le modulateur et dans le démodulateur) pour atteindre l'état de verrouillage (voir paragraphe II-5-3).

### III -8- Conclusion

Ce chapitre a été consacré à la validation expérimentale de l'étude conceptuelle de notre interface CPL.

Pour vérifier tous les détails de dimensionnement présentés tout au long de ce rapport, nous avons effectué des tests et des mesures à l'entrée et à la sortie de chaque bloc à part. Les différentes mesures relevées ont permis de mettre en évidence le bon fonctionnement des différents étages.

Enfin, un test global de l'ensemble de l'interface a été effectué, d'abord à vide, puis en transmettant le signal à travers la ligne d'énergie.

Le résultat de cette dernière mesure a été très impressionnant car il a permis de confirmer la robustesse de notre modem vis à vis des perturbations de la ligne d'énergie.

## Conclusion générale

---

Après l'utilisation accrue des supports de transmission classiques, tels que les lignes téléphoniques, le câble, le satellite et le canal radio, les données peuvent dorénavant utiliser un autre support qui est le réseau de distribution électrique.

Ce nouveau support de transmission offre plusieurs attraits relatifs à son large déploiement et aux nouvelles applications que nous pouvons y développer (téléométrie, commande des machines électroménagers, etc.). Mais son inconvénient majeur est que la ligne électrique, mal isolée, est très fortement bruitée.

Pour palier à ces problèmes, les industriels ont adopté la technologie des CPL : "Courants Porteurs de Ligne" qui s'appuie sur un système de multiplexage en fréquences proche de l'ADSL (Asymmetric Digital Subscriber Line) pour les lignes téléphoniques, et ce pour garantir que l'onde électrique de fréquences 50Hz n'interfère pas avec celle des données que les distributeurs veulent véhiculer sur leur réseaux d'énergie.

L'une des nombreuses applications de cette technologie est la "télé relève des compteurs d'énergie". Un compteur d'énergie spécial, le "Power Meter", est branché chez l'abonné à la place du compteur habituel. Ce Power Meter communique en mode half-duplex avec le concentrateur du distributeur d'énergie, dans le poste de livraison du quartier, via la ligne d'énergie. Avec, bien sûr, l'utilisation d'un modem CPL pour adapter ces données de communication aux caractéristiques de la ligne électrique.

Ce travail s'inscrit dans ce cadre et porte sur l'étude, la conception, la réalisation et la validation d'une interface modem CPL, dédiée principalement à l'application de télé relève. Nous avons étudié, conçue, réalisé et testé plusieurs architectures potentielles avant d'aboutir à la solution [male, qui nous a permis d'obtenir les performances spécifiées dans le cahier des charges tout en ayant un coût de revient acceptable.

En effet, nous avons mis en œuvre une interface modem CPL de débit 9600 bauds en half-duplex, utilisant la modulation FSK. Cette interface a été élaborée en circuit imprimé multicouches. Notre interface, étant indépendante du protocole d'application, elle peut être utilisée pour des applications autres que la télé relève, du moment où le débit demandé ne dépasse pas 14kBauds et que la modulation soit la FSK avec la même bande de fréquences. Ces applications peuvent concerner les applications domotiques, un accès restreint à l'Internet (à débit faible), la télécommande de systèmes de maintenance, etc.

Nous avons validé notre conception et montré la faisabilité de notre solution par des tests expérimentaux sur les différents étages de notre interface. Nous avons réussi à garantir une grande stabilité au niveau des fréquences dont les normes sont imposées par le CENELEC, qui a été un problème majeur dans la conception de notre modem. De plus, nous avons pu établir un niveau de tension stable permettant la communication avec le DSP. En effet, le traitement en bande de base des signaux de télémessure (codage, décodage, correction d'erreur, etc.) a été développé sur DSP dans le cadre d'un autre projet de fin d'études réalisé à SUP'COM en même temps que le notre.

L'interface modem CPL, développée dans ce projet, peut être améliorée en augmentant la portée et le débit sur la ligne électrique tout en gardant la même conception de base, mais en réalisant les ajustements nécessaires des capacités et des résistances ou encore en ajoutant un préamplificateur.

Sachant que cette interface a été conçue indépendamment du protocole de communication entre le Power Meter et le concentrateur du distributeur, et qu'elle est aussi indépendante du contenu des données à transmettre, nous pourrions à terme l'utiliser pour des applications de hauts débits et des distances plus étendues, telles que la téléphonie, l'Internet, le transfert de fichiers, etc.

## Bibliographie

---

[1]: Jean Lou Siweck « Court-circuit au téléphone », 6 Octobre 2000, site web: <http://www.cegecom.lu/fre/chap1/pressreleases/>

[2]: Joël Huloux et Laurent Hanus « ST7537 Power Line Modem Application », 1995.

[3]: Basseling Agri- Technic B. V., site web : [http:// www.bat-ulo-systems.com](http://www.bat-ulo-systems.com)

[4]: 3R PLC « Pourquoi PLC ? », site web : [http:// www.3r.co.kr](http://www.3r.co.kr)

[5]: Houda Marouani et Ines Kouraichi, projet de fin d'études de cycle de Technicien Supérieur en Télécommunications, « Mise en Œuvre d'une interface de communication en technique CPL », encadrées par M. Adel Ghazel, 2001.

[6]: Data Linc Group « LCM 100 AC/DC Power Line Modem », 30 mars 2001, site web : <http://www.data-linc.com/lcm100.htm>

[7]: Eric Lowdon « Practical Transformer Design handbook », BPB Publications, Indes, 1985.

[8]: National Semiconductor « LM386 Low Voltage Audio Power Amplifier », décembre 1994.

[9]: Ramakant A. Gayakwad « Op-Amps and Linear Integrated Circuits », Third Edition, New delhi, 2000.

[10] : Analog devices « AN-281 Application Note: Passive and Active Filtring », Norwood Massachusetts, février 1988.

[11] : Texas Instruments Datasheet « CMOS Micropower Phase-Locked Loop», 1998.

[12] : Deanna Chou, Jason Chicola et David Lee « Carrier Current Transmission », décembre 1999.

[13] : Hélène Trézège « Comment communiquer par courant porteurs », Electronique N°29, juin 1993, site web : <http://~rso.wanadoo.fr/olivier.dumesnil/electro16.htm>

## Résumé

---

Ce travail consiste à étudier, concevoir, réaliser et valider une interface modem communiquant selon la technique des Courants Porteurs de Ligne (CPL). Cette technique consiste à superposer un signal à haute fréquence et de faible énergie, au courant électrique de 50Hz. Le modem réalisé sera principalement utilisé pour l'application de télé relève.

Nous avons étudié, conçu, réalisé et testé plusieurs architectures potentielles avant d'aboutir à la solution finale. Cette solution nous a permis d'obtenir les performances spécifiées dans le cahier des charges, tout en ayant un coût de revient acceptable.

Nous avons validé notre conception et montré sa faisabilité, d'abord par des tests expérimentaux sur chacun des étages conçus, puis par des tests globaux de l'ensemble de l'interface à vide, pour finir par des mesures expérimentales en transmettant le signal à travers la ligne d'énergie.